

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

JPA 11-215298

(11) Publication number: 11215298 A

(43) Date of publication of application: 06.08.99

(51) Int. Cl

H04N 1/028

H04N 1/19

H04N 1/407

H04N 5/335

(21) Application number: 10010418

(71) Applicant: TOSHIBA CORP

(22) Date of filing: 22.01.98

(72) Inventor: MORO AKIHIRO

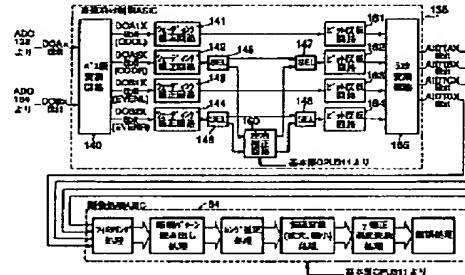
(54) IMAGE INFORMATION PROCESSING UNIT,
IMAGE INFORMATION PROCESSING METHOD
AND IMAGE FORMING DEVICE

COPYRIGHT: (C)1999,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To reproduce stable image density without a density difference at left and right portions of the unit by using a left/right correction circuit with the accurate adjustment of correction so as to eliminate a difference between left and right CCD characteristics due to the difference of CCD devices in the case of using a 4-channel output CCDs.

SOLUTION: In the gradation pattern read mode, a gradation pattern read processing of an image processing ASIC reads image data of pluralities of pixels through scanning of a scanner section to read image data of pluralities of pixels and to obtain a mean value. Then a basic section CPU 311 applies correction processing calculation based on a difference between image data equivalent to the left side of a read 4-channel output CCDs and that equivalent to the right side, and the calculated correction data is set to a left right correction table of a left right correction circuit 160.





(19)日本国特許庁 (JP)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開平11-215298

(43)公開日 平成11年(1999)8月6日

(51) Int.Cl.⁶
 H04N 1/028
 1/19
 1/407
 5/335

識別記号

F I
 H04N 1/028
 5/335
 1/04 103 E
 1/40 101 E

審査請求 未請求 請求項の数12 O L (全28頁)

(21)出願番号 特願平10-10418

(22)出願日 平成10年(1998)1月22日

(71)出願人 000003078
 株式会社東芝
 神奈川県川崎市幸区堀川町72番地(72)発明者 茂呂 明宏
 神奈川県川崎市幸区柳町70番地 株式会社
 東芝柳町工場内

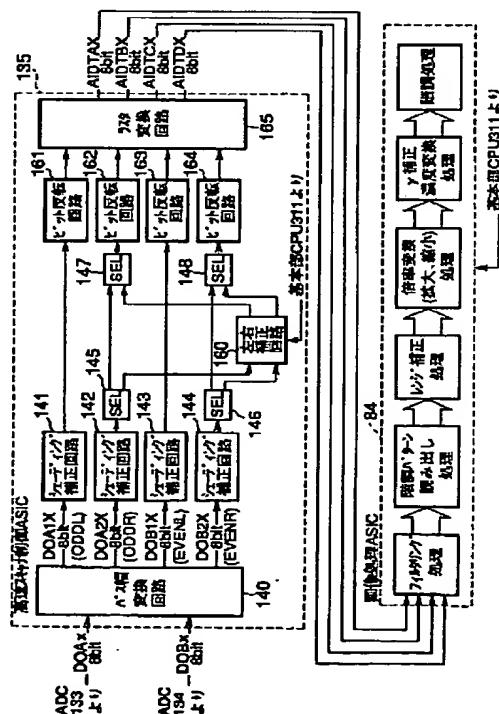
(74)代理人 弁理士 鈴江 武彦 (外6名)

(54)【発明の名称】画像情報処理装置と画像情報処理方法と画像形成装置

(57)【要約】

【課題】4チャンネル出力CCDを用いた際、補正の調整を明確にした左右補正回路を用いて補正を行い、CCDデバイスの違いによる左右のCCD特性の差のばらつきを無くし、機体間の左右の濃度差のない安定した画像濃度を再現する。

【解決手段】階調パターン読み出しモードにおいて、画像処理ASICの階調パターン読み出し処理で、各階調データをスキャナ部の走査によって複数画素部の画像データを読み出して平均値を求め、基本部CPU311が、読み取った4チャンネル出力CCDの左側に相当する画像データを右側に相当する画像データとの差により補正処理を行い、計算された補正データを左右補正回路160の左右補正テーブルに設定する。



【特許請求の範囲】

【請求項1】 光画像情報を受光して光電変換した電位信号を1ラインの素子に蓄積する蓄積手段と、この蓄積手段に蓄積した電気信号を上記1ラインの素子のうちラインの第1の方向の端部から偶数おきに出力し、上記1ラインの素子のうち上記第1の方向の端部から奇数おきに出力し、上記1ラインの素子のうち上記第1の方向と反対の第2の方向から偶数おきに出力し、上記1ラインの素子のうち上記第2の方向の端部から奇数おきに出力する出力手段と、この出力手段における第1の方向から出力される信号と第2の方向から出力される信号との間に生じる偏差を設定される補正データに基づいて補正する補正手段と、上記蓄積手段が基準となる光画像情報を受光した際、上記出力手段における第1の方向から出力される信号と第2の方向から出力される信号との間に生じる偏差から補正データを算出し、この算出した補正データを上記補正手段に設定する制御を行う制御手段と、を具備したことを特徴とする画像情報処理装置。

【請求項2】 光画像情報を受光して光電変換した電位信号を1ラインの素子に蓄積する蓄積手段と、この蓄積手段に蓄積した電気信号を上記1ラインの素子のうちラインの第1の方向の端部から偶数おきに出力し、上記1ラインの素子のうち上記第1の方向の端部から奇数おきに出力し、上記1ラインの素子のうち上記第1の方向と反対の第2の方向から偶数おきに出力し、上記1ラインの素子のうち上記第2の方向の端部から奇数おきに出力する出力手段と、この出力手段における第1の方向から出力される信号と第2の方向から出力される信号との間に生じる偏差を設定される補正データに基づいて補正する補正手段と、上記蓄積手段が基準となる光画像情報を受光した際、上記出力手段における第1の方向から出力される信号と第2の方向から出力される信号との間に生じる偏差から第1の方向または第2の方向のみに設定する補正データを算出し、この算出した補正データを上記補正手段に設定する制御を行う制御手段と、を具備したことを特徴とする画像情報処理装置。

【請求項3】 光画像情報を受光して光電変換した電位信号を1ラインの素子に蓄積する蓄積手段と、この蓄積手段に蓄積した電気信号を上記1ラインの素子のうちラインの第1の方向の端部から偶数おきに出力し、上記1ラインの素子のうち上記第1の方向の端部から奇数おきに出力し、上記1ラインの素子のうち上記第1の方向と反対の第2の方向から偶数おきに出力し、上記1ラインの素子のうち上記第2の方向の端部から奇数おきに出力する出力手段と、この出力手段における第1の方向から出力される信号と第2の方向から出力される信号との間に生じる偏差を設定される補正データに基づいて補正する補正手段と、

上記蓄積手段が基準原稿となる濃度変化する中間調の階調パターン原稿からの光画像情報を受光した際、上記出力手段における第1の方向から出力される信号と第2の方向から出力される信号の各階調データに対応する平均値を算出し、この第1の方向と第2の方向の各階調データから補間処理して階調段数を増加させ、第1の方向または第2の方向の補間した階調データを基準データとし、この基準データに対する他方向の階調データの差から各階調データ差を補正した他方向のみに用いる補正データを算出し、この算出した他方向のみに用いる補正データを上記補正手段に設定する制御を行う制御手段と、を具備したことを特徴とする画像情報処理装置。

【請求項4】 光画像情報を受光して光電変換した電位信号を1ラインの素子に蓄積する蓄積手段と、この蓄積手段に蓄積した電気信号を上記1ラインの素子のうちラインの第1の方向の端部から偶数おきに出力し、上記1ラインの素子のうち上記第1の方向の端部から奇数おきに出力し、上記1ラインの素子のうち上記第1の方向と反対の第2の方向から偶数おきに出力し、上記1ラインの素子のうち上記第2の方向の端部から奇数おきに出力する出力手段と、この出力手段における第1の方向から出力される信号と第2の方向から出力される信号との間に生じる偏差を設定される補正データに基づいて補正する補正手段と、上記蓄積手段が基準原稿となる濃度変化する中間調の階調パターン原稿からの光画像情報を受光した際、上記出力手段における第1の方向から出力される信号と第2の方向から出力される信号の各階調データに対応する平均値を算出し、この第1の方向と第2の方向の各階調データから補間処理して階調段数を増加させ、第1の方向と第2の方向の補間した各階調データをもとに第1の方向と第2の方向の平均値を算出し、各階調データの第1の方向と第2の方向の逆補正した値を補正データとして上記補正手段に設定する制御を行う制御手段と、を具備したことを特徴とする画像情報処理装置。

【請求項5】 光画像情報を受光して光電変換した電位信号を1ラインの素子に蓄積し、この蓄積した電気信号を上記1ラインの素子のうちラインの第1の方向の端部から偶数おきに出力し、上記1ラインの素子のうち上記第1の方向の端部から奇数おきに出力し、上記1ラインの素子のうち上記第2の方向の端部から奇数おきに出力し、この第1の方向から出力される信号と第2の方向から出力される信号との間に生じる偏差を設定される補正データに基づいて補正し、基準となる光画像情報を受光した際、上記第1の方向から出力される信号と第2の方向から出力される信号との間に生じる偏差から補正データを算出し、この算出した補正データを設定するようにしたことを特徴とする画像情報処理方法。

【請求項 6】 光画像情報を受光して光電変換した電位信号を 1 ラインの素子に蓄積し、この蓄積した電気信号を上記 1 ラインの素子のうち 1 ラインの第 1 の方向の端部から偶数おきに出力し、上記 1 ラインの素子のうち上記第 1 の方向の端部から奇数おきに出力し、上記 1 ラインの素子のうち上記第 1 の方向と反対の第 2 の方向から偶数おきに出力し、上記 1 ラインの素子のうち上記第 2 の方向の端部から奇数おきに出力し、この第 1 の方向から出力される信号と第 2 の方向から出力される信号との間に生じる偏差を設定される補正データに基づいて補正し、基準となる光画像情報を受光した際、上記第 1 の方向から出力される信号と第 2 の方向から出力される信号との間に生じる偏差から第 1 の方向または第 2 の方向のみに設定する補正データを算出し、この算出した補正データを設定するようにしたことを特徴とする画像情報処理方法。

【請求項 7】 光画像情報を受光して光電変換した電位信号を 1 ラインの素子に蓄積し、この蓄積した電気信号を上記 1 ラインの素子のうち 1 ラインの第 1 の方向の端部から偶数おきに出力し、上記 1 ラインの素子のうち上記第 1 の方向の端部から奇数おきに出力し、上記 1 ラインの素子のうち上記第 1 の方向と反対の第 2 の方向から偶数おきに出力し、上記 1 ラインの素子のうち上記第 2 の方向の端部から奇数おきに出力し、この第 1 の方向から出力される信号と第 2 の方向から出力される信号との間に生じる偏差を設定される補正データに基づいて補正し、基準原稿となる濃度変化する中間調の階調パターン原稿からの光画像情報を受光した際、上記第 1 の方向から出力される信号と第 2 の方向から出力される信号の各階調データに対応する平均値を算出し、この第 1 の方向と第 2 の方向の各階調データから補間処理して階調段数を増加させ、第 1 の方向または第 2 の方向の補間した階調データを基準データとし、この基準データに対する他方向の階調データの差から各階調データ差を補正した他方向のみに用いる補正データを算出し、この算出した他方向のみに用いる補正データを設定するようにしたことを特徴とする画像情報処理方法。

【請求項 8】 光画像情報を受光して光電変換した電位信号を 1 ラインの素子に蓄積し、この蓄積した電気信号を上記 1 ラインの素子のうち 1 ラインの第 1 の方向の端部から偶数おきに出力し、上記 1 ラインの素子のうち上記第 1 の方向の端部から奇数おきに出力し、上記 1 ラインの素子のうち上記第 1 の方向と反対の第 2 の方向から偶数おきに出力し、上記 1 ラインの素子のうち上記第 2 の方向の端部から奇数おきに出力し、この第 1 の方向から出力される信号と第 2 の方向から出力される信号との間に生じる偏差を設定される補正データに基づいて補正し、基準原稿となる濃度変化する中間調の階調パターン原稿からの光画像情報を受光した際、上記第 1 の方向から出力される信号と第 2 の方向から出力される信号の各

階調データに対応する平均値を算出し、この第 1 の方向と第 2 の方向の各階調データから補間処理して階調段数を増加させ、第 1 の方向と第 2 の方向の補間した各階調データをもとに第 1 の方向と第 2 の方向の平均値を算出し、各階調データの第 1 の方向と第 2 の方向の逆補正した値を補正データとして設定するようにしたことを特徴とする画像情報処理方法。

【請求項 9】 光画像情報を受光して光電変換した電位信号を 1 ラインの素子に蓄積する蓄積手段と、

10 この蓄積手段に蓄積した電気信号を上記 1 ラインの素子のうち 1 ラインの第 1 の方向の端部から偶数おきに出力し、上記 1 ラインの素子のうち上記第 1 の方向の端部から奇数おきに出力し、上記 1 ラインの素子のうち上記第 1 の方向と反対の第 2 の方向から偶数おきに出力し、上記 1 ラインの素子のうち上記第 2 の方向の端部から奇数おきに出力する出力手段と、

この出力手段における第 1 の方向から出力される信号と第 2 の方向から出力される信号との間に生じる偏差を設定される補正データに基づいて補正する補正手段と、

20 上記蓄積手段が基準となる光画像情報を受光した際、上記出力手段における第 1 の方向から出力される信号と第 2 の方向から出力される信号との間に生じる偏差から補正データを算出し、この算出した補正データを上記補正手段に設定する制御を行う制御手段と、
上記補正手段で補正された第 1 の方向から出力される信号と第 2 の方向から出力される信号とから画像を形成する画像形成手段と、
を具備したことを特徴とする画像形成装置。

【請求項 10】 光画像情報を受光して光電変換した電位信号を 1 ラインの素子に蓄積する蓄積手段と、

30 この蓄積手段に蓄積した電気信号を上記 1 ラインの素子のうち 1 ラインの第 1 の方向の端部から偶数おきに出力し、上記 1 ラインの素子のうち上記第 1 の方向の端部から奇数おきに出力し、上記 1 ラインの素子のうち上記第 1 の方向と反対の第 2 の方向から偶数おきに出力し、上記 1 ラインの素子のうち上記第 2 の方向の端部から奇数おきに出力する出力手段と、

この出力手段における第 1 の方向から出力される信号と第 2 の方向から出力される信号との間に生じる偏差を設定される補正データに基づいて補正する補正手段と、

40 上記蓄積手段が基準となる光画像情報を受光した際、上記出力手段における第 1 の方向から出力される信号と第 2 の方向から出力される信号との間に生じる偏差から第 1 の方向または第 2 の方向のみに設定する補正データを算出し、この算出した補正データを上記補正手段に設定する制御を行う制御手段と、
上記補正手段で補正された第 1 の方向から出力される信号と第 2 の方向から出力される信号とから画像を形成する画像形成手段と、

50 を具備したことを特徴とする画像形成装置。

【請求項11】 光画像情報を受光して光電変換した電位信号を1ラインの素子に蓄積する蓄積手段と、この蓄積手段に蓄積した電気信号を上記1ラインの素子のうち1ラインの第1の方向の端部から偶数おきに出力し、上記1ラインの素子のうち上記第1の方向の端部から奇数おきに出力し、上記1ラインの素子のうち上記第1の方向と反対の第2の方向から偶数おきに出力し、上記1ラインの素子のうち上記第2の方向の端部から奇数おきに出力する出力手段と、この出力手段における第1の方向から出力される信号と第2の方向から出力される信号との間に生じる偏差を設定される補正データに基づいて補正する補正手段と、上記蓄積手段が基準原稿となる濃度変化する中間調の階調パターン原稿からの光画像情報を受光した際、上記出力手段における第1の方向から出力される信号と第2の方向から出力される信号の各階調データに対応する平均値を算出し、こ第1の方向と第2の方向の各階調データから補間処理して階調段数を増加させ、第1の方向または第2の方向の補間した階調データを基準データとし、この基準データに対する他方向の階調データの差から各階調データ差を補正した他方向のみに用いる補正データを算出し、この算出した他方向のみに用いる補正データを上記補正手段に設定する制御を行う制御手段と、上記補正手段で補正された第1の方向から出力される信号と第2の方向から出力される信号とから画像を形成する画像形成手段と、を具備したことを特徴とする画像形成装置。

【請求項12】 光画像情報を受光して光電変換した電位信号を1ラインの素子に蓄積する蓄積手段と、この蓄積手段に蓄積した電気信号を上記1ラインの素子のうち1ラインの第1の方向の端部から偶数おきに出力し、上記1ラインの素子のうち上記第1の方向の端部から奇数おきに出力し、上記1ラインの素子のうち上記第1の方向と反対の第2の方向から偶数おきに出力し、上記1ラインの素子のうち上記第2の方向の端部から奇数おきに出力する出力手段と、この出力手段における第1の方向から出力される信号と第2の方向から出力される信号との間に生じる偏差を設定される補正データに基づいて補正する補正手段と、上記蓄積手段が基準原稿となる濃度変化する中間調の階調パターン原稿からの光画像情報を受光した際、上記出力手段における第1の方向から出力される信号と第2の方向から出力される信号の各階調データに対応する平均値を算出し、こ第1の方向と第2の方向の各階調データから補間処理して階調段数を増加させ、第1の方向と第2の方向の補間した各階調データをもとに第1の方向と第2の方向の平均値を算出し、各階調データの第1の方向と第2の方向の逆補正した値を補正データとして上記補正手段に設定する制御を行う制御手段と、上記補正手段で補正された第1の方向から出力される信

号と第2の方向から出力される信号とから画像を形成する画像形成手段と、を具備したことを特徴とする画像形成装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、たとえば原稿の光画像情報を受光して電気信号を出力する4チャンネル出力CCDからの電気信号を処理する画像情報処理装置と画像情報処理方法、この画像情報処理装置を有して画像を形成する電子複写機等の画像形成装置に関する。

【0002】

【従来の技術】近年、デジタル複写機などの画像形成装置が急速に普及してきている。このようなデジタル複写機においては、スキャナ入力した画像を高品質に出力するため、高解像度で読み取り可能なCCD、高画質化画像処理、高解像度のレーザ駆動を実現したレーザ光学ユニットを用いるものが増えてきている。

【0003】さらに、アナログ複写機の高速機に変わるデジタル複写機の高速化の需要も出てきており、より高速で高解像度な処理が実現できるデバイスの必要性が出てきている。

【0004】このデバイスの1つとして、高速で高解像度な処理が実現できるCCDの開発が進められ製品化が開始された。

【0005】この高速CCDは、高速化対応として4チャンネル出力CCDを用いて前処理システムを構成したものがすでに発表されている。

【0006】図17は従来の2チャンネル出力CCDを示すもので、このような2チャンネル出力CCDを用いた前処理システムは、CCDの出力信号を偶数成分(OS2)、奇数成分(OS1)で同一の信号伝達経路(処理経路)によって処理が行われる構成となっている。

【0007】図18に示す前処理システムにおいて、信号增幅処理AMP、AD変換(ADC)処理された画像信号は、1画素8ビット(bit)のデジタル信号の状態で偶数成分DOBx、奇数成分DOBxの2チャンネルでスキャナ制御用ASICに入力され、まず最初に1チャンネルに合成処理される。つまり、これにより1ライン分の画像データはCCDの画素配列と同じ状態になる。

【0008】この1チャンネル化された画像データADI DTxに対してシェーディング処理を施すことによって、画像濃度に対する画像データの各画素毎に生じる濃度勾配的な偏差、つまり照度ムラ、CCDの受光素子

(フォトダイオード等)毎の感度ばらつき、CCD内部の受光素子、蓄積電極およびアナログシフトレジスタで発生する暗電流の影響、CCD内部で光電変換された電荷信号をアナログシフトレジスタで移送する際に生じる残像現象による影響がそれぞれの画素毎に補正される。

【0009】シェーディング補正された画像データはビ

ット反転され、そのまま画像処理ASICへと受け渡され、ここで画像処理ASIC内部において、フィルタリング処理、レンジ補正処理、倍率変換（拡大、縮小）処理、濃度変換処理、階調処理といった画像処理による一連のシステム補正処理が施される。

【0010】しかし、この従来の2チャンネル出力CCDを用いた前処理システムに対して、高速化対応とした4チャンネル出力CCDを用いた前処理システムの場合、CCDの出力信号を左右のデータを同時に出力させる構成で左側の偶数成分OS2、左側の奇数成分OS1、及び、右側の偶数成分OS4、右側の奇数成分OS3を同一の信号伝達経路（処理経路）によって処理が行われる構成となっている。

【0011】前処理システムの信号増幅処理AMPにおいて、左右の偶数成分と奇数成分がそれぞれ信号増幅と合成が行われ、AD変換（ADC）処理された画像信号は、1画素8ビットのデジタル信号の状態で偶数成分DOBx、奇数成分DOAxの2チャンネルで高速スキャナ制御用ASICに入力される。

【0012】高速スキャナ制御用ASICに入力された偶数成分DOBx、奇数成分DOAxの2チャンネルの信号は、バス幅変換により処理スピードを落として画像濃度に対する画像データの各画素毎に生じる濃度勾配的な偏差を補正するシェーディング補正を行うため、4チャンネルの信号として処理される。

【0013】その後、シェーディング補正された画像データは、ビット反転され、ラスタ変換により画像データの順番を整列したあとに内部の高速処理スピードから低速化した転送スピードにするため4画素単位の画像データ転送を行い、画像処理ASICへと受け渡される。

【0014】ここで、画像処理ASIC内部において、1画素単位の画像データへ変換した後、フィルタリング処理、レンジ補正処理、倍率変換（拡大、縮小）処理、濃度変換処理、階調処理といった画像処理による一連のシステム補正処理が施される。CCDの信号出力構成を比較した場合、従来使用している2チャンネル出力CCDが、信号出力としてCCDの1ライン分の画素信号の並び順として見た場合にこれら2出力は偶数成分と奇数成分それぞれが左端の画素信号から整列化した状態（画像処理上、適切な配列）で出力されるのに対して、今回の高速対応CCD、つまり4チャンネル出力CCDでは信号出力としてCCDの1ライン分の画素信号の並び順として見た場合に4チャンネル出力は偶数成分と奇数成分それぞれについて、左側の出力は左端の画素信号から順番に最後は中央の画素信号、右側の出力は右端の画素信号から順番に最後は中央の画素信号といった具合に出力されるため、信号の配列が整列化されてない状態（画像処理上、不適切な配列）になる。

【0015】このように、4チャンネル出力CCDは、主走査方向に左右と奇数・偶数で使い分ける構成となっ

ているが、従来の2チャンネル出力CCDで奇数・偶数でのシェーディング後の転送経路の特性ばらつきに関しては、後の画像処理のローパスフィルタ（LPF）や誤差拡散処理によって問題のないレベルまで抑制補正することができたが、4チャンネル出力CCDの場合、左右のCCDの感度特性などの違いがそれぞれシェーディング補正処理の画像データに現れてしまい、従来の画像処理だけでは抑制補正することができないため、画像処理前に左右の画像データの補正回路を設けている。

10 【0016】しかしながら、左右の画像データの補正回路は、高速化対応として4チャンネル出力CCDを用いて前処理システムを構成したことによる主走査方向の左右でセンサ特性が異なってしまうために必要な回路であるが、まだ、この左右の補正回路の明確な補正方法の調整については明確でなかった。ただし、この左右の補正を行わないと、CCDデバイスの違いにより、左右のCCD特性の差のばらつきが異なり、画像濃度再現に関して機体間の差が大きくなってしまうことが考えられる。

【0017】

20 【発明が解決しようとする課題】上記したように、高速化対応として4チャンネル出力CCDを用いた際、前処理システムを構成したことによる主走査方向の左右でセンサ特性が異なってしまうために補正回路が必要であるが、まだ、この左右の補正回路の補正方法の調整については明確でなく、この左右の補正を行わないと、CCDデバイスの違いにより左右のCCD特性の差のばらつきが異なり、画像濃度再現に関して機体間の差が大きく安定した画像濃度を再現することができないという問題があった。

30 【0018】そこで、この発明は、4チャンネル出力CCDを用いた際、補正の調整を明確にした左右補正回路を用いて補正を行い、CCDデバイスの違いによる左右のCCD特性の差のばらつきを無くし、機体間の左右の濃度差のない安定した画像濃度を再現することのできる画像情報処理装置と画像情報処理方法と画像形成装置を提供することを目的とする。

【0019】

【課題を解決するための手段】この発明の画像情報処理装置は、光画像情報を受光して光電変換した電位信号を

40 1ラインの素子に蓄積する蓄積手段と、この蓄積手段に蓄積した電気信号を上記1ラインの素子のうち1ラインの第1の方向の端部から偶数おきに出力し、上記1ラインの素子のうち上記第1の方向の端部から奇数おきに出力し、上記1ラインの素子のうち上記第1の方向と反対の第2の方向から偶数おきに出力し、上記1ラインの素子のうち上記第2の方向の端部から奇数おきに出力する出力手段と、この出力手段における第1の方向から出力される信号と第2の方向から出力される信号との間に生じる偏差を設定される補正データに基づいて補正する補正手段と、上記蓄積手段が基準となる光画像情報を受光し

た際、上記出力手段における第1の方向から出力される信号と第2の方向から出力される信号との間に生じる偏差から補正データを算出し、この算出した補正データを上記補正手段に設定する制御を行う制御手段とから構成されている。

【0020】この発明の画像情報処理装置は、光画像情報を受光して光電変換した電位信号を1ラインの素子に蓄積する蓄積手段と、この蓄積手段に蓄積した電気信号を上記1ラインの素子のうちラインの第1の方向の端部から偶数おきに出力し、上記1ラインの素子のうち上記第1の方向の端部から奇数おきに出力し、上記1ラインの素子のうち上記第1の方向と反対の第2の方向から偶数おきに出力し、上記1ラインの素子のうち上記第2の方向の端部から奇数おきに出力する出力手段と、この出力手段における第1の方向から出力される信号と第2の方向から出力される信号との間に生じる偏差を設定される補正データに基づいて補正する補正手段と、上記蓄積手段が基準となる光画像情報を受光した際、上記出力手段における第1の方向から出力される信号と第2の方向から出力される信号との間に生じる偏差から第1の方向または第2の方向のみに設定する補正データを算出し、この算出した補正データを上記補正手段に設定する制御を行う制御手段とから構成されている。

【0021】この発明の画像情報処理装置は、光画像情報を受光して光電変換した電位信号を1ラインの素子に蓄積する蓄積手段と、この蓄積手段に蓄積した電気信号を上記1ラインの素子のうちラインの第1の方向の端部から偶数おきに出力し、上記1ラインの素子のうち上記第1の方向の端部から奇数おきに出力し、上記1ラインの素子のうち上記第1の方向と反対の第2の方向から偶数おきに出力し、上記1ラインの素子のうち上記第2の方向の端部から奇数おきに出力する出力手段と、この出力手段における第1の方向から出力される信号と第2の方向から出力される信号との間に生じる偏差を設定される補正データに基づいて補正する補正手段と、上記蓄積手段が基準原稿となる濃度変化する中間調の階調パターン原稿からの光画像情報を受光した際、上記出力手段における第1の方向から出力される信号と第2の方向から出力される信号の各階調データに対応する平均値を算出し、この第1の方向と第2の方向の各階調データから補間処理して階調段数を増加させ、第1の方向または第2の方向の補間した階調データを基準データとし、この基準データに対する他方向の階調データの差から各階調データ差を補正した他方向のみに用いる補正データを算出し、この算出した他方向のみに用いる補正データを上記補正手段に設定する制御を行う制御手段とから構成されている。

【0022】この発明の画像情報処理装置は、光画像情報を受光して光電変換した電位信号を1ラインの素子に蓄積する蓄積手段と、この蓄積手段に蓄積した電気信号

を上記 1 ラインの素子のうち 1 ラインの第 1 の方向の端部から偶数おきに出力し、上記 1 ラインの素子のうち上記第 1 の方向の端部から奇数おきに出力し、上記 1 ラインの素子のうち上記第 2 の方向の端部から奇数おきに出力し、上記 1 ラインの素子のうち上記第 2 の方向の端部から奇数おきに出力する出力手段と、この出力手段における第 1 の方向から出力される信号と第 2 の方向から出力される信号との間に生じる偏差を設定される補正データに基づいて補正する補正手段と、上記蓄積手段が基準原稿となる濃度変化する中間調の階調パターン原稿からの光画像情報を受光した際、上記出力手段における第 1 の方向から出力される信号と第 2 の方向から出力される信号の各階調データに対応する平均値を算出し、この第 1 の方向と第 2 の方向の各階調データから補間処理して階調段数を増加させ、第 1 の方向と第 2 の方向の補間した各階調データをもとに第 1 の方向と第 2 の方向の平均値を算出し、各階調データの第 1 の方向と第 2 の方向の逆補正した値を補正データとして上記補正手段に設定する制御を行う制御手段とから構成されている。

【0023】この発明の画像情報処理方法は、光画像情報を受光して光電変換した電位信号を 1 ラインの素子に蓄積し、この蓄積した電気信号を上記 1 ラインの素子のうち 1 ラインの第 1 の方向の端部から偶数おきに出力し、上記 1 ラインの素子のうち上記第 1 の方向の端部から奇数おきに出力し、上記 1 ラインの素子のうち上記第 1 の方向と反対の第 2 の方向から偶数おきに出力し、上記 1 ラインの素子のうち上記第 2 の方向の端部から奇数おきに出力し、この第 1 の方向から出力される信号と第 2 の方向から出力される信号との間に生じる偏差を設定される補正データに基づいて補正し、基準となる光画像情報を受光した際、上記第 1 の方向から出力される信号と第 2 の方向から出力される信号との間に生じる偏差から補正データを算出し、この算出した補正データを設定するようにしたことを特徴とする。

【0024】この発明の画像情報処理方法は、光画像情報を受光して光電変換した電位信号を 1 ラインの素子に蓄積し、この蓄積した電気信号を上記 1 ラインの素子のうち 1 ラインの第 1 の方向の端部から偶数おきに出力し、上記 1 ラインの素子のうち上記第 1 の方向の端部から奇数おきに出力し、上記 1 ラインの素子のうち上記第 1 の方向と反対の第 2 の方向から偶数おきに出力し、上記 1 ラインの素子のうち上記第 2 の方向の端部から奇数おきに出力し、この第 1 の方向から出力される信号と第 2 の方向から出力される信号との間に生じる偏差を設定される補正データに基づいて補正し、基準となる光画像情報を受光した際、上記第 1 の方向から出力される信号と第 2 の方向から出力される信号との間に生じる偏差から第 1 の方向または第 2 の方向のみに設定する補正データを算出し、この算出した補正データを設定するようにしたことを特徴とする。

【0025】この発明の画像情報処理方法は、光画像情報を受光して光電変換した電位信号を1ラインの素子に蓄積し、この蓄積した電気信号を上記1ラインの素子のうち1ラインの第1の方向の端部から偶数おきに出力し、上記1ラインの素子のうち上記第1の方向の端部から奇数おきに出力し、上記1ラインの素子のうち上記第1の方向と反対の第2の方向から偶数おきに出力し、上記1ラインの素子のうち上記第2の方向の端部から奇数おきに出力し、この第1の方向から出力される信号と第2の方向から出力される信号との間に生じる偏差を設定される補正データに基づいて補正し、基準原稿となる濃度変化する中間調の階調パターン原稿からの光画像情報を受光した際、上記第1の方向から出力される信号と第2の方向から出力される信号の各階調データに対応する平均値を算出し、この第1の方向と第2の方向の各階調データから補間処理して階調段数を増加させ、第1の方向または第2の方向の補間した階調データを基準データとし、この基準データに対する他方向の階調データの差から各階調データ差を補正した他方向のみに用いる補正データを算出し、この算出した他方向のみに用いる補正データを設定するようにしたことを特徴とする。

【0026】この発明の画像情報処理方法は、光画像情報を受光して光電変換した電位信号を1ラインの素子に蓄積し、この蓄積した電気信号を上記1ラインの素子のうち1ラインの第1の方向の端部から偶数おきに出力し、上記1ラインの素子のうち上記第1の方向の端部から奇数おきに出力し、上記1ラインの素子のうち上記第1の方向と反対の第2の方向から偶数おきに出力し、上記1ラインの素子のうち上記第2の方向の端部から奇数おきに出力し、この第1の方向から出力される信号と第2の方向から出力される信号との間に生じる偏差を設定される補正データに基づいて補正し、基準原稿となる濃度変化する中間調の階調パターン原稿からの光画像情報を受光した際、上記第1の方向から出力される信号と第2の方向から出力される信号の各階調データに対応する平均値を算出し、この第1の方向と第2の方向の各階調データから補間処理して階調段数を増加させ、第1の方向と第2の方向の補間した各階調データをもとに第1の方向と第2の方向の平均値を算出し、各階調データの第1の方向と第2の方向の逆補正した値を補正データとして設定するようにしたことを特徴とする。

【0027】この発明の画像形成装置は、光画像情報を受光して光電変換した電位信号を1ラインの素子に蓄積する蓄積手段と、この蓄積手段に蓄積した電気信号を上記1ラインの素子のうち1ラインの第1の方向の端部から偶数おきに出力し、上記1ラインの素子のうち上記第1の方向の端部から奇数おきに出力し、上記1ラインの素子のうち上記第1の方向と反対の第2の方向から偶数おきに出力し、上記1ラインの素子のうち上記第2の方向の端部から奇数おきに出力する出力手段と、この出力手

10

段における第1の方向から出力される信号と第2の方向から出力される信号との間に生じる偏差を設定される補正データに基づいて補正する補正手段と、上記蓄積手段が基準となる光画像情報を受光した際、上記出力手段における第1の方向から出力される信号と第2の方向から出力される信号との間に生じる偏差から補正データを算出し、この算出した補正データを上記補正手段に設定する制御を行う制御手段と、上記補正手段で補正された第1の方向から出力される信号と第2の方向から出力される信号とから画像を形成する画像形成手段とから構成されている。

20

【0028】この発明の画像形成装置は、光画像情報を受光して光電変換した電位信号を1ラインの素子に蓄積する蓄積手段と、この蓄積手段に蓄積した電気信号を上記1ラインの素子のうち1ラインの第1の方向の端部から偶数おきに出力し、上記1ラインの素子のうち上記第1の方向の端部から奇数おきに出力し、上記1ラインの素子のうち上記第1の方向と反対の第2の方向から偶数おきに出力し、上記1ラインの素子のうち上記第2の方向の端部から奇数おきに出力する出力手段と、この出力手段における第1の方向から出力される信号と第2の方向から出力される信号との間に生じる偏差を設定される補正データに基づいて補正する補正手段と、上記蓄積手段が基準となる光画像情報を受光した際、上記出力手段における第1の方向から出力される信号と第2の方向から出力される信号との間に生じる偏差から第1の方向または第2の方向のみに設定する補正データを算出し、この算出した補正データを上記補正手段に設定する制御を行う制御手段と、上記補正手段で補正された第1の方向から出力される信号と第2の方向から出力される信号とから画像を形成する画像形成手段とから構成されている。

30

【0029】この発明の画像形成装置は、光画像情報を受光して光電変換した電位信号を1ラインの素子に蓄積する蓄積手段と、この蓄積手段に蓄積した電気信号を上記1ラインの素子のうち1ラインの第1の方向の端部から偶数おきに出力し、上記1ラインの素子のうち上記第1の方向の端部から奇数おきに出力し、上記1ラインの素子のうち上記第1の方向と反対の第2の方向から偶数おきに出力し、上記1ラインの素子のうち上記第2の方向の端部から奇数おきに出力する出力手段と、この出力手段における第1の方向から出力される信号と第2の方向から出力される信号との間に生じる偏差を設定される補正データに基づいて補正する補正手段と、上記蓄積手段が基準原稿となる濃度変化する中間調の階調パターン原稿からの光画像情報を受光した際、上記出力手段における第1の方向から出力される信号と第2の方向から出力される信号の各階調データに対応する平均値を算出し、この第1の方向と第2の方向の各階調データから補間処理して階調段数を増加させ、第1の方向または第2の方向の補間した階調データを基準データとし、この基準データ

40

50

タに対する他方向の階調データの差から各階調データ差を補正した他方向のみに用いる補正データを算出し、この算出した他方向のみに用いる補正データを上記補正手段に設定する制御を行う制御手段と、上記補正手段で補正された第1の方向から出力される信号と第2の方向から出力される信号とから画像を形成する画像形成手段とから構成されている。

【0030】この発明の画像形成装置は、光画像情報を受光して光電変換した電位信号を1ラインの素子に蓄積する蓄積手段と、この蓄積手段に蓄積した電気信号を上記1ラインの素子のうち1ラインの第1の方向の端部から偶数おきに出力し、上記1ラインの素子のうち上記第1の方向の端部から奇数おきに出力し、上記1ラインの素子のうち上記第1の方向と反対の第2の方向から偶数おきに出力し、上記1ラインの素子のうち上記第2の方向の端部から奇数おきに出力する出力手段と、この出力手段における第1の方向から出力される信号と第2の方向から出力される信号との間に生じる偏差を設定される補正データに基づいて補正する補正手段と、上記蓄積手段が基準原稿となる濃度変化する中間調の階調パターン原稿からの光画像情報を受光した際、上記出力手段における第1の方向から出力される信号と第2の方向から出力される信号の各階調データに対応する平均値を算出し、この第1の方向と第2の方向の各階調データから補間処理して階調段数を増加させ、第1の方向と第2の方向の補間した各階調データをもとに第1の方向と第2の方向の平均値を算出し、各階調データの第1の方向と第2の方向の逆補正した値を補正データとして上記補正手段に設定する制御を行う制御手段と、上記補正手段で補正された第1の方向から出力される信号と第2の方向から出力される信号とから画像を形成する画像形成手段とから構成されている。

【0031】

【発明の実施の形態】以下、この発明の一実施の形態について図面を参照して説明する。

【0032】図1は、この発明の画像形成装置に係る高速化対応の4チャンネル出力CCDを用いたデジタル複写機(DPPC)の内部構造を示す断面図である。

【0033】図1に示すように、デジタル複写機は装置本体10を備え、この装置本体10内には、画像読取手段として機能するスキャナ部4、および画像形成手段として機能するプリンタ部6が設けられている。

【0034】装置本体10の上面には、読取対象物、つまり原稿Dが載置される透明なガラスからなる原稿載置台12が設けられている。また、装置本体10の上面には、原稿載置台12上に原稿を自動的に送る自動原稿送り装置7(以下、ADFと称する)が配設されている。このADF7は、原稿載置台12に対して開閉可能に配設され、原稿載置台12に載置された原稿Dを原稿載置台12に密着させる原稿押さえとしても機能する。

10

【0035】ADF7は、原稿Dがセットされる原稿トレイ8、原稿の有無を検出するエンプティセンサ9、原稿トレイ8から原稿を一枚づつ取り出すピックアップローラ14、取り出された原稿を搬送する給紙ローラ15、原稿の先端を整位するアライニングローラ対16、原稿載置台12のほぼ全体を覆うように配設された搬送ベルト18を備えている。そして、原稿トレイ8に上向きにセットされた複数枚の原稿は、その最下の頁、つまり、最終頁から順に取り出され、アライニングローラ対16により整位された後、搬送ベルト18によって原稿載置台12の所定位置へ搬送される。

20

【0036】ADF7において、搬送ベルト18を挟んでアライニングローラ対16と反対側の端部には、反転ローラ20、非反転センサ21、フラッパ22、排紙ローラ23が配設されている。後述するスキャナ部4により画像情報の読み取られた原稿Dは、搬送ベルト18により原稿載置台12上から送り出され、反転ローラ20、フラッパ21、および排紙ローラ22を介してADF7上面の原稿排紙部24上に排出される。原稿Dの裏面を読み取る場合、フラッパ22を切換えることにより、搬送ベルト18によって搬送されてきた原稿Dは、反転ローラ20によって反転された後、再度搬送ベルト18により原稿載置台12上の所定位置に送られる。

30

【0037】装置本体10内に配設されたスキャナ部4は、原稿載置台12に載置された原稿Dを照明する光源としての露光ランプ25、および原稿Dからの反射光を所定の方向に偏向する第1のミラー26を有し、これらの露光ランプ25および第1のミラー26は、原稿載置台12の下方に配設された第1のキャリッジ27に取り付けられている。

40

【0038】第1のキャリッジ27は、原稿載置台12と平行に移動可能に配置され、図示しない歯付きベルト等を介して後述するスキャニングモータ35により、原稿載置台12の下方を往復移動される。

【0039】また、原稿載置台12の下方には、原稿載置台12と平行に移動可能な第2のキャリッジ28が配設されている。第2のキャリッジ28には、第1のミラー26により偏向された原稿Dからの反射光を順に偏向する第2および第3のミラー30、31が互いに直角に取り付けられている。第2のキャリッジ28は、第1のキャリッジ27を駆動する歯付きベルト等により、第1のキャリッジ27に対して従動されるとともに、第1のキャリッジに対して、1/2の速度で原稿載置台12に沿って平行に移動される。

50

【0040】また、原稿載置台12の下方には、第2のキャリッジ28上の第3のミラー31からの反射光を集束する結像レンズ32と、結像レンズにより集束された反射光を受光して光電変換する4チャンネル出力CCD(光電変換素子)34などが配設されている。結像レンズ32は、第3のミラー31により偏向された光の光軸を

含む面内に、駆動機構を介して移動可能に配設され、自身が移動することで反射光を所望の倍率で結像する。そして、4チャンネル出力CCD34は、入射した反射光を光電変換し、読み取った原稿Dに対応する電気信号を出力する。

【0041】一方、プリンタ部6は、潜像形成手段として作用するレーザ露光装置40を備えている。レーザ露光装置40は、光源としての半導体レーザ41と、半導体レーザ41から出射されたレーザ光を連続的に偏向する走査部材としてのポリゴンミラー36と、ポリゴンミラー36を後述する所定の回転数で回転駆動する走査モータとしてもポリゴンモータ37と、ポリゴンミラーからのレーザ光を偏向して後述する感光体ドラム44へ導く光学系42とを備えている。このような構成のレーザ露光装置40は、装置本体10の図示しない支持フレームに固定支持されている。

【0042】半導体レーザ41は、スキャナ部4により読み取られた原稿Dの画像情報、あるいはファクシミリ送受信文書情報等に応じてオン・オフ制御され、このレーザ光はポリゴンミラー36および光学系42を介して感光体ドラム44へ向けられ、感光体ドラム44周面を走査することにより感光体ドラム44周面上に静電潜像を形成する。

【0043】また、プリンタ部6は、装置本体10のほぼ中央に配設された像担持体としての回転自在な感光体ドラム44を有し、感光体ドラム44周面は、レーザ露光装置40からのレーザ光により露光され、所望の静電潜像が形成される。感光体ドラム44の周囲には、ドラム周面を所定の電荷に帯電させる帯電チャージャ45、感光体ドラム44周面上に形成された静電潜像に現像剤としてのトナーを供給して所望の画像濃度で現像する現像器46、後述する用紙カセットから給紙された被転写材、つまり、コピー用紙Pを感光体ドラム44から分離させるための剥離チャージャ47を一体に有し、感光体ドラム44に形成されたトナー像を用紙Pに転写させる転写チャージャ48、感光体ドラム44周面からコピー用紙Pを剥離する剥離爪49、感光体ドラム44周面に残留したトナーを清掃する清掃装置50、および、感光体ドラム44周面の除電する除電器51が順に配置されている。

【0044】装置本体10内の下部には、それぞれ装置本体から引出し可能な上段カセット52、中段カセット53、下段カセット54が互いに積層状態に配設され、各カセット内にはサイズの異なるコピー用紙が装填されている。これらのカセットの側方には大容量フィーダ55が設けられ、この大容量フィーダ55には、使用頻度の高いサイズのコピー用紙P、例えば、A4サイズのコピー用紙Pが約3000枚収納されている。また、大容量フィーダ55の上方には、手差しトレイ56を兼ねた給紙カセット57が脱着自在に装着されている。

【0045】装置本体10内には、各カセットおよび大容量フィーダ55から感光体ドラム44と転写チャージャ48との間に位置した転写部を通じて延びる搬送路58が形成され、搬送路58の終端には定着ランプ60aを有する定着装置60が設けられている。定着装置60に対向した装置本体10の側壁には排出口61が形成され、排出口61にはシングルトレイのフィニッシャ150が装着されている。

【0046】上段カセット52、中段カセット53、下段カセット54、給紙カセット57の近傍および大容量フィーダ55の近傍には、カセットあるいは大容量フィーダから用紙Pを一枚づつ取り出すピックアップローラ63がそれぞれ設けられている。また、搬送路58には、ピックアップローラ63により取り出されたコピー用紙Pを搬送路58を通して搬送する多数の給紙ローラ対64が設けられている。

【0047】搬送路58において感光体ドラム44の上流側にはレジストローラ対65が設けられている。レジストローラ対65は、取り出されたコピー用紙Pの傾きを補正するとともに、感光体ドラム44上のトナー像の先端とコピー用紙Pの先端とを整合させ、感光体ドラム44周面の移動速度と同じ速度でコピー用紙Pを転写部へ給紙する。レジストローラ対65の手前、つまり、給紙ローラ64側には、コピー用紙Pの到達を検出するアライニング前センサ66が設けられている。

【0048】ピックアップローラ63により各カセットあるいは大容量フィーダ55から一枚づつ取り出されたコピー用紙Pは、給紙ローラ対64によりレジストローラ対65へ送られる。そして、コピー用紙Pは、レジストローラ対65により先端が整位された後、転写部に送られる。

【0049】転写部において、感光体ドラム44上に形成された現像剤像、つまり、トナー像が、転写チャージャ48により用紙P上に転写される。トナー像の転写されたコピー用紙Pは、剥離チャージャ47および剥離爪49の作用により感光体ドラム44周面から剥離され、搬送路52の一部を構成する搬送ベルト67を介して定着装置60に搬送される。そして、定着装置60によって現像剤像がコピー用紙Pに溶融定着した後、コピー用紙Pは、給紙ローラ対68および排紙ローラ対69により排出口61を通してフィニッシャ150上へ排出される。

【0050】搬送路58の下方には、定着装置60を通過したコピー用紙Pを反転して再びレジストローラ対65へ送る自動両面装置70が設けられている。自動両面装置70は、コピー用紙Pを一時的に集積する一時集積部71と、搬送路58から分岐し、定着装置60を通過したコピー用紙Pを反転して一時集積部71に導く反転路72と、一時集積部に集積されたコピー用紙Pを一枚づつ取り出すピックアップローラ73と、取り出された

用紙を搬送路 7 4 を通してレジストローラ対 6 5 へ給紙する給紙ローラ 7 5 とを備えている。また、搬送路 5 8 と反転路 7 2 との分岐部には、コピー用紙 P を排出口 6 1 あるいは反転路 7 2 に選択的に振り分ける振り分けゲート 7 6 が設けられている。

【0051】両面コピーを行う場合、定着装置 6 0 を通過したコピー用紙 P は、振り分けゲート 7 6 により反転路 7 2 に導かれ、反転された状態で一時集積部 7 1 に一時的に集積された後、ピックアップローラ 7 3 および給紙ローラ対 7 5 により、搬送路 7 4 を通してレジストローラ対 6 5 へ送られる。そして、コピー用紙 P はレジストローラ対 6 5 により整位された後、再び転写部に送られ、コピー用紙 P の裏面にトナー像が転写される。その後、コピー用紙 P は、搬送路 5 8 、定着装置 6 0 および排紙ローラ 6 9 を介してフィニッシャ 1 5 0 に排紙される。

【0052】フィニッシャ 1 5 0 は排出された一部構成の文書を一部単位でステープル止めし貯めていくものである。ステープルするコピー用紙 P が一枚排出口 6 1 から排出される度にガイドバー 1 5 1 にてステープルされる側に寄せて整合する。全てが排出され終わると紙押さえアーム 1 5 2 が排出された一部単位のコピー用紙 P を抑えステープラユニット（図示しない）がステープル止めを行う。その後、ガイドバー 1 5 1 が下がり、ステープル止めが終わったコピー用紙 P はその一部単位でフィニッシャ排出ローラ 1 5 5 にてそのフィニッシャ排出トレイ 1 5 4 に排出される。フィニッシャ排出トレイ 1 5 4 の下がる量は排出されるコピー用紙 P の枚数によりある程度決められ、一部単位に排出される度にステップ的に下がる。また排出されるコピー用紙 P を整合するガイドバー 1 5 1 はフィニッシャ排出トレイ 1 5 4 上に載った既にステープル止めされたコピー用紙 P に当たらないような高さの位置にある。

【0053】また、フィニッシャ排出トレイ 1 5 4 は、ソートモード時、一部ごとにシフト（たとえば、前後左右の4つの方向へ）するシフト機構（図示しない）に接続されている。

【0054】また、装置本体 1 0 の前面上部には、様々な複写条件並びに複写動作を開始させる複写開始信号などを入力する操作パネル 3 8 0 が設けられている。

【0055】次に、図 2 を参照してデジタル複写機の制御システムについて説明する。

【0056】デジタル複写機の制御システムは、全体は大きく3つのブロックより成り、基本部システムバス 3 1 2 を通してスキャナ部 4 、プリンタ部 6 との間を画像処理部 5 で繋ぎ、デジタル複写機を構成する基本部 3 0 1 と、この基本部 3 0 1 からの画像データを受け取り記録し、その記録した画像データを再び基本部 3 0 1 に転送することでメモリコピー（電子ソート）を実現するページメモリ部 3 0 2 と、このページメモリ部 3 0 2 の圧

10

縮画像データを記憶するための2次メモリとしてのハードディスク（HD）、公衆回線を通して外部と画像圧縮データのやり取りを行うFAXボード（G 4 / G 3 ・ FAX制御手段）3 6 9 、LANを経由してデータのやり取りを行うLANボード（ローカルエリアネットワーク回線制御手段）3 7 1 、またそれ等を拡張部システムバス 3 7 3 とISAバス 3 7 4 を通して制御する拡張部CPU 3 6 1 、拡張部CPU 3 6 1 が使用するメインメモリ 3 6 1 a 、ISAバス 3 7 4 上でのDMA転送を制御するDMAC 3 6 2 とから成るマザーボード等で構成される拡張部 3 0 3 から構成される。

10

【0057】基本部 3 0 1 とページメモリ部 3 0 2 は制御データをやりとりする基本部システムインタフェース 3 1 6 、画像データをやりとりする基本部画像インタフェース 3 1 7 とで接続されている。また、ページメモリ部 3 0 2 と拡張部 3 0 3 は制御データをやりとりする拡張部システムインタフェース 3 7 6 、画像データをやりとりする拡張部画像インタフェース 3 7 7 とで接続されている。

20

【0058】基本部 3 0 1 は、入力手段（スキャナ部）4 、出力手段（プリンタ部）6 、画像処理部 5 、およびこれらに基本部システムバス 3 1 2 を介して接続され、これらを制御する制御手段（基本部CPU）3 1 1 から構成される。

20

【0059】スキャナ部 4 は列状に配置された複数の受光素子（1ラインのCCD）からなる上述した4チャンネル出力CCD 3 4 を有し、原稿載置台 1 2 に載置された原稿の画像を基本部CPU 3 1 1 からの指示に従い1ライン毎に読み取り、画像の濃淡を8ビットのデジタルデータに変換した後、スキャナインタフェース（図示しない）を介して、同期信号と共に時系列デジタル・データとして画像処理部 5 へ出力する。

30

【0060】基本部CPU 3 1 1 は上記基本部 3 0 1 内の上記各手段及び後述するページメモリ部 3 0 2 の各手段を制御する。

40

【0061】ページメモリ部 3 0 2 は基本部 3 0 1 内の基本部CPU 3 1 1 と拡張部 3 0 3 内の拡張部CPU 3 6 1 との制御情報の通信を制御したり、基本部 3 0 1 および拡張部 3 0 3 からのページメモリ 3 2 3 へのアクセスを制御し、通信メモリ 3 0 5 を内蔵するシステム制御手段 3 0 4 、画像データを一時的に記憶しておく記憶手段（ページメモリ）3 2 3 、ページメモリ 3 2 3 のアドレスを生成するアドレス制御部 3 0 6 、ページメモリ部 3 0 2 内の各デバイス間のデータ転送を行う画像バス 3 2 0 、ページメモリ部 3 0 2 内の各デバイスとシステム制御手段 3 0 4 との間の制御信号の転送を行う制御バス 3 2 1 、画像バス 3 2 0 を介してページメモリ 3 2 3 と他のデバイスとのデータ転送を行うときのデータ転送を制御するデータ制御手段 3 0 7 、基本部画像インタフェース 3 1 7 を介して基本部 3 0 1 と画像データを転送す

50

るときに画像データをインターフェースする画像データI/F手段308、解像度の異なる機器に画像データを送信するときに画像データを他の機器の解像度に変換したり、解像度の異なる機器から受信した画像データを基本部301のプリンタ部6の解像度に変換したり、2値画像データの90度回転処理を実行する解像度変換/2値回転手段325、ファクシミリ送信や光ディスク記憶のように画像データを圧縮して送信したり、記憶したりするデバイスのために入力した画像データを圧縮したり、圧縮された形態の画像データをプリンタ部6を介して可視化するために伸長する圧縮/伸長手段324、画像データI/F手段308に接続され、プリンタ部6から画像データを出力するときに画像データを90度あるいは-90度回転して出力するときに使用する多値回転メモリ309で構成される。

【0062】拡張部303は下記の拡張部303内の各デバイスを拡張部システムバス373を介して制御する制御手段(拡張部CPU)361、この拡張部CPU361が使用するメインメモリ361a、汎用的なISAバス374、拡張部システムバス373とISAバス374をインターフェースするISAバスコントローラ(ISA・B/C)363、ISAバス374上のデータ転送を制御するDMAコントローラ(DMAC)362、ISAバス374に接続され画像データを電子的に保存するための保存手段(HDD)365、そのインターフェースであるHD・FDインターフェース(HD・FDI/F)364、ISAバス374に接続され画像データを電子的に保存するための保存手段(光ディスク装置;ODD)368、そのインターフェースであるSCSIインターフェース367、LAN機能を実現するためのローカルエリアネットワーク回線制御手段(LAN)371、プリンタ機能を実現するためのプリンタコントローラ手段370、G4/G3・FAX制御機能を有するG4/G3・FAX制御手段369、プリンタコントローラ手段370からのイメージデータをシステム画像インターフェース377を介してページメモリ部302へ出力するための拡張部画像バス375で構成される。

【0063】上記HDD365に内蔵されるハードディスクHDには、圧縮された1頁あるいは複数頁からなる1文書ごとの圧縮イメージデータがファイルとして、その文書を検索するための検索データで管理された状態で記憶されるようになっている。

【0064】また、拡張部システムバス373には、拡張部303に対する指示を行うキーボードとディスプレイからなる上述した操作パネル80が接続されている。

【0065】保存手段(ODD)368はSCSIインターフェース367を介してISAバス374と接続され、拡張部CPU361はSCSIコマンドを用いて拡張部システムバス373、ISA・B/C63、ISAバス374を介して保存手段368を制御する。

【0066】次に、画像データI/F手段(イメージデータ制御手段)308について説明する。画像データI/F手段308は画像バス320上のデバイスでスキャナ部4あるいはプリンタ部6とページメモリ323との間の画像データ転送を画像処理部5を介して行う。また、拡張部303内の拡張部画像バス375に接続されたプリンタコントローラ370等とページメモリ323との画像データ転送も行う。

【0067】ここで、ページメモリ部302のページメモリ323は大きなメモリ空間を有したものである。

【0068】図3は、図1、図2で示したデジタル複写機の概略構成を示すものである。すなわち、上述したようにスキャナ部4、画像処理部5、プリンタ部6から構成されている。図3に示すようにデジタル複写機の場合の原稿画像の読み込みは、原稿面に露光ランプ25で直接光をあてて、その反射光をミラー26、30、31、結像レンズ32を用いて4チャンネル出力CCD34まで導き、4チャンネル出力CCD34によってこの光画像データを光電変換することによって複数(例えば600dpiの場合7500個)のそれぞれの受光素子毎に電荷信号に置き換えられる。この電荷信号は、4チャンネル出力CCD34内部の後述するCCDアナログシフトレジスタによってアナログ信号として順番に転送出力される。

【0069】図3に示すように、図2で示した制御システムは、4チャンネル出力CCD34を含んだ読み込み制御部81、ページメモリボード82、編集ボード83、画像処理部84と書き込み制御処理部85、レーザ駆動部87、ポリゴンモータドライブ88で構成され、半導体レーザ41からのレーザ光がポリゴンミラー36で偏向されて感光体ドラム44へ導かれるように構成されている。

【0070】図4は、4チャンネル出力CCD34の構成を詳細に示したもので、順番に配列された受光素子(フォトダイオード等)S1～S7500、シフトゲート101、シフトゲート102、CCDアナログシフトレジスタ111～114、出力バッファ121～124で構成される。

【0071】図4に示すように4チャンネル出力CCD34の場合は、信号出力が偶数成分と奇数成分を、さらにそれを左右に分割して4系統の出力構成としているため、CCDアナログシフトレジスタ111、112、113、114が4つ存在する。したがってCCDアナログシフトレジスタ111によって奇数成分の左端の受光素子による信号より順番に転送出力され、アナログシフトレジスタ112によって偶数成分の左端の受光素子による信号より順番に転送出力され、アナログシフトレジスタ113によって奇数成分の右端の受光素子による信号より順番に転送出力され、アナログシフトレジスタ114によって偶数成分の右端の受光素子による信

号より順番に転送出力されることになる。

【0072】また、奇数成分、偶数成分それぞれの左右から出力される最後の信号は、受光素子S1～S7500の中央にて、となりあわせてならぶ受光素子S3749、S3750、S3751、S3752による信号となる。この4チャンネル出力CCD34を駆動するため必要な制御信号（転送クロック、シフトゲート信号、リセット信号、クランプ信号）は後述する高速スキャナ制御ASICのCCD駆動機能により生成される。

【0073】図5は、読み込み制御部81に搭載される4チャンネル出力CCD34における画像データの転送を行う前処理システム130と高速スキャナ制御ASIC135の構成を示すものである。なお、前処理システム130は、アンプ131、132、A/Dコンバータ133、134とから構成されている。

【0074】前処理システム130において、4チャンネル出力CCD34から出力されたアナログ信号はアンプ(Amp:アナログ信号処理集積回路)131、132において画素信号毎にサンプリングして信号増幅する。

【0075】ここで使用するアンプ131、132は、1チップで2チャンネル分の処理が並列(パラレル)で可能である。アンプ131には、4チャンネル出力CCD34の画素信号の奇数成分の左右2チャンネル(出力端子OS1、OS3)を入力し、アンプ132には4チャンネル出力CCD34の画素信号の偶数成分の左右2チャンネル(出力端子OS2、OS4)を入力している。

【0076】それぞれのアンプ131、132内部においては、4チャンネル出力CCD34の左右からの2チャンネルの画素信号が並列で処理(サンプリングおよび信号増幅)され、そのあと1チャンネルに合成(マルチプレクス)する。すなわち、アンプ131においては奇数成分の左右の信号を合成して1チャンネルに、アンプ132においては偶数成分の左右の信号を合成して1チャンネルにし、それぞれアンプ131、132より出力するという方式をとっている。

【0077】これはアンプ131では4チャンネル出力CCD34の奇数成分の左右の画素信号をまとめて処理し、アンプ132では4チャンネル出力CCD34の偶数成分の左右の画素信号をまとめて処理するという構成であり、このような構成をとることによって4チャンネル出力CCD34の出力信号の偶数成分、奇数成分、それぞれの左右の信号の歪みがアンプ(131、132)のチップ間のバラツキ(チップ差による回路特性のばらつき)に依存しないようにするための配慮となっている。

【0078】また、この場合、アンプ131、132からの信号出力レートは、アンプ131、132への信号入力レートの2倍となる。このアンプ131、132よ

10

20

30

40

50

り出力される信号処理上適切なレベルまで増幅された画素毎のアナログ信号は、A/Dコンバータ(ADC133、134)によってAD変換されてデジタル信号となる。

【0079】アンプ131は、4チャンネル出力CCD34から出力された奇数成分の左右2チャンネルの画素信号をそれぞれ並列でサンプリングして信号増幅し、さらにこの信号を1チャンネルに合成し、このアンプ131より出力されるアナログ信号についてはA/Dコンバータ133によってAD変換するようになっている。また、アンプ132は、4チャンネル出力CCD34から出力された偶数成分の左右2チャンネルの画素信号をそれぞれ並列でサンプリングして信号増幅し、さらにこの信号を1チャンネルに合成し、このアンプ132より出力されるアナログ信号についてはA/Dコンバータ134によってAD変換するようになっている。また、ここで使用するA/Dコンバータ133、134の分解能は、8ビット(bit:256ステップ)なので、画素データとしては1画素あたり8ビットデータとなる。

【0080】このように4チャンネル出力CCD34にて読み込まれた画像情報(光画像データとして4チャンネル出力CCD34に入力されるもの)に基づいて4チャンネル出力CCD34より出力される画素信号(アナログ信号)をアンプ131、132にて信号増幅および合成し、その信号をA/Dコンバータ133、134によってAD変換してデジタル信号にするといった一連の処理をスキャナ部4における前処理と呼び、前処理システム130を構成する。

【0081】また、アンプ131、132を駆動するため必要な制御信号(サンプルホールドパルス、合成信号、クランプ信号)およびA/Dコンバータ133、134においてAD変換処理に必要なAD変換用クロックについては、高速スキャナ制御ASIC135の前処理LSI駆動機能より生成される。このようにして前処理を施された画像情報に基づく画素信号(1画素あたり8ビットデータ、以下画像データと記述する)は、高速スキャナ制御ASIC135へと入力され、高速スキャナ制御ASIC135内部においてシェーディング補正処理および本発明である左右補正処理、ラスタ変換処理が施される。

【0082】図6は、本発明に係る高速スキャナ制御ASIC135の構成を示すものである。すなわち、高速スキャナ制御ASIC135は、バス幅変換回路140、シェーディング補正回路141、142、143、144、バスセレクト回路(SEL)145、146、147、148、左右補正回路160、ピット反転回路161、162、163、164、およびラスタ変換回路165から構成されている。

【0083】前処理システム130で前処理が施された画像データは、DOAx(8ビット:奇数成分の左右合

成されたデータ) およびDOBx (8ビット: 偶数成分の左右合成されたデータ) として2チャンネルで高速スキャナ制御ASIC135に入力される。

【0084】高速スキャナ制御ASIC135内部における全ての処理は、前処理システム130においてデジタル化された画像データに対して行われるものである。これらの画像データは、まずバス幅変換回路140を通過することにより奇数成分、偶数成分それぞれにおいて左のデータと右のデータに分けられる。即ち、奇数成分の左右合成されたデータであるDOAx (8ビット) は、バス幅変換回路140によりDOA1X (8ビット: 奇数成分の左のデータ) とDOA2X (8ビット: 奇数成分の右のデータ) に分解され、偶数成分の左右合成されたデータであるDOBx (8ビット) はバス幅変換回路140によりDOB1X (8ビット: 偶数成分の左のデータ) とDOB2X (8ビット: 偶数成分の右のデータ) に分解される。

【0085】従って、バス幅変換回路140によって2チャンネルで入力される画像データは4チャンネルに分解されるため、例えば、画像データのデータレートが2チャンネルで1チャンネル当たり40MHzとしてDOAx、DOBxより入力された場合、バス幅変換処理後の出力としての画像データは4チャンネルで1チャンネル当たり20MHzとしてDOA1X、DOA2X、DOB1X、DOB2Xに変換された状態で出力され、次段に入力されることになる。

【0086】バス幅変換処理により分解されたそれぞれの画像データDOA1X (8ビット: 奇数成分の左のデータ)、DOA2X (8ビット: 奇数成分の右のデータ)、DOB1X (8ビット: 偶数成分の左のデータ)、DOB2X (8ビット: 偶数成分の右のデータ)は、シェーディング補正回路141、142、143、144によりシェーディング補正処理が施される。また、図に示すように高速スキャナ制御ASIC135の場合、シェーディング補正回路を4つ準備することにより、バス幅変換処理された4チャンネルの画像データDOA1X、DOA2X、DOB1X、DOB2Xをそれぞれ並列で同時に処理できるような構成をとっている。

【0087】ここでシェーディング補正機能について簡単に説明する。シェーディング補正には白レベルシェーディング補正と黒レベルシェーディング補正があり、この高速スキャナ制御ASIC135の機能としては両方の補正に対応したアルゴリズムに基づいた回路構成となっている。

【0088】白レベルシェーディング補正とは、4チャンネル出力CCD34で読込んだ原稿上の読み取りデータ(画像データ)をあらかじめ4チャンネル出力CCD34により読込んだ白基準データで各画素毎に割ることにより、原稿上の読み取りデータ(画像データ)を画素毎に正規化(補正)する。これにより照度むらおよび4チャン

ネル出力CCD34の受光素子毎の感度ばらつきを補正することができる。

【0089】黒レベルシェーディング補正とは、黒レベルを歪ませる主な要因である4チャンネル出力CCD34内部の受光素子で発生する暗電流の影響等対して、4チャンネル出力CCD34で読込んだ原稿上の読み取りデータ(画像データ)と白基準データより、あらかじめ4チャンネル出力CCD34により読込んだ黒基準データを各画素毎に減することによりキャンセル(補正)するものである。

【0090】シェーディング補正されたそれぞれの画像データは、本発明である左右補正回路160によって偶数成分、奇数成分それぞれの左右のデータに対して補正処理され、そのあとビット反転回路161、162、163、164でビット反転して、ラスタ変換回路165によって画像データの並び順の整列化処理が行われる。

【0091】このように高速スキャナ制御ASIC135内部においてこれら一連の処理が施された画像データは、AIDTAX (8ビット)、AIDTBX (8ビット)、AIDTCX (8ビット)、AIDTDX (8ビット)として高速スキャナ制御ASIC135より出力され、画像処理ASIC84へと受け渡される。画像処理ASIC84に入力された画像データは、画像処理ASIC84内部において、フィルタリング処理、階調パターン読み出し処理、レンジ補正処理、倍率変換(拡大、縮小)処理、γ補正濃度変換処理、階調処理といった画像処理による一連のデータ加工処理が施される。

【0092】図7は、左右補正回路160の構成を示すものである。左右補正回路160は、補正メモリ用チップイネーブル発生回路170、バスセレクト回路(SEL)171、172、173、174、175、176、左右補正用のメモリ180、およびバスセレクト回路(SEL)181、182、183、184、185から構成されている。この左右補正回路160は、CPU-I/F回路177を介して制御される。

【0093】前述したように、高速デジタル複写機の読み取りスキャナ用として使用する高速対応ラインセンサ(4チャンネル出力CCD34)は、高速化という要求仕様に対応するため図4で示したように、受光素子S1～S7500により光電変換された電荷信号を4組のCCDアナログシフトレジスタ(左奇数成分の電荷信号移送用)111、CCDアナログシフトレジスタ(左偶数成分の電荷信号移送用)112、CCDアナログシフトレジスタ(右奇数成分の電荷信号移送用)113、CCDアナログシフトレジスタ(右偶数成分の電荷信号移送用)114を用いて、その左右両側に配置された4組の出力バッファ(左奇数成分の信号出力駆動用)121、出力バッファ(左偶数成分の信号出力駆動用)122、出力バッファ(右奇数成分の信号出力駆動用)123、出力バッファ(右偶数成分の信号出力駆動用)124に

よって4チャンネル出力CCD34の1ライン分の画素信号（例えば600dpiの場合7500画素分の画素信号）を4系統に分割して出力するといった構成をとっている。

【0094】また、このような構成により、奇数成分、偶数成分それぞれの左右から出力される最後の画素信号は、4チャンネル出力CCD34の中央にてとなりあわせてならぶ受光素子S3749, S3750, S3751, S3752による信号となっている。従って、4チャンネル出力CCD34の場合、信号出力構成として4チャンネル出力CCD34の1ライン分の画素信号は、偶数成分、奇数成分のそれぞれについて左右別々の出力バッファ（121と123、122と124）により駆動されて出力されることになるため、信号の伝達経路はまず4チャンネル出力CCD34の出力段において明らかに4系統に別れることになる。

【0095】また、4チャンネル出力CCD34より出力された画素信号（アナログ信号）は、前述した前処理システム130によって信号増幅、AD変換され、画像データとしてデジタル化されるわけであるが、ここにおいても前処理システム130としての構成の仕方によって信号の伝達経路が1から4系統の間で任意に変わってくる。

【0096】従って、光画像信号として4チャンネル出力CCD34に入力される画像情報は、4チャンネル出力CCD34内部の複数の受光素子（S1～S7500）毎に光電変換され電荷信号になるわけであるが、このときその読み取りの対象となる原稿上の画像情報として原稿の反射率が同一濃度である光画像信号を各受光素子（S1～S7500）によって光電変換した電荷信号であっても、この電荷信号の伝達経路（処理経路）が異なってしまうと4チャンネル出力CCD34内部および前処理システム130の回路特性的な偏差によって、画素信号間（画像データ）において歪みが生じてしまう可能性がある。

【0097】現に、この回路特性の偏差による悪影響は、それをコピーとして印刷した場合、図16に示す従来の2チャンネル出力CCDを用いた前処理システムのようにCCDの出力信号を偶数成分、奇数成分で同一の信号伝達経路（処理経路）による処理の場合は印刷された画像上に平均濃度差として現れないのに対して、図5に示した高速デジタル複写機用の4チャンネル出力CCD34を用いた前処理システム130のように偶数成分、奇数成分のそれを更に左右に分割するような信号伝達経路（処理経路）による処理になると、印刷された画像上において目視にて確認できるレベルで左右に平均濃度差として現れてしまうのをシミュレーションにより確認している。

【0098】つまり、奇数成分、偶数成分の信号伝達経路（処理経路）が異なることについてはさほど重要では

ないが、ここで問題視すべき点は、高速化対応された4チャンネル出力CCD34を用いた場合、左右の信号伝達経路（処理経路）は本来同一であることが望ましいということである。もしこれが4チャンネル出力CCD34、前処理システム130の構成として可能であれば回路特性による偏差の悪影響に対して特別な対応は必要としない。

【0099】しかし、物理的に可能なシステム構成としては、図5に示した前処理システム130の構成であるが、CCDについては4チャンネル出力CCD34の構造上、受光素子S1～S7500により光電変換された電荷信号を4組のCCDアナログシフトレジスタ111、112、113、114を用いて、その左右両側に配置された4組の出力バッファ121、122、123、124によってCCD34の1ライン分の画素信号を4系統に分割して出力する。このため、ここでそれぞれのCCDアナログシフトレジスタ（111、112、113、114）の伝達効率、出力バッファ（121、122、123、124）の特性等による偏差が生じる。

【0100】CCDのチップそのものの内部構成上の理由において生じる回路特性的な偏差による左右の画像データへの悪影響（画像濃度に対する画像データのリニアリティ的な偏差によって生じる左右の濃度差）についてはやはり外部においてなんらかの補正手段を設けなければ対応できないのが事実である。この手段ことが左右補正機能であり、このモジュールとしては高速スキャナ制御ASIC135の一機能として配置されることになる。

【0101】この左右補正回路160の処理の位置づけとしては、図6に示すように高速スキャナ制御ASIC135の内部において、シェーディング補正回路141、142、143、144のあとに位置し、かつ画像データ処理の流れとして画像処理ASIC84によるフィルタリング処理、階調パターン読み出し処理、レンジ補正処理、倍率変換（拡大、縮小）処理、 γ 補正濃度変換処理、階調処理といった画像処理による一連のデータ加工処理が施されるまえに位置するものとする。

【0102】この位置づけの意味については後程説明するとして、これより左右補正回路160の構成について説明する。

【0103】左右補正回路160における左右補正是、メモリ180を使用したデータ変換テーブル方式によるものである。つまり、変換したいデータ（この場合画像データ）をメモリ180のアドレスに入力し、変換後のデータはメモリ180のデータ出力より、あらかじめメモリ180のそれぞれのアドレスに対してセットされたデータ（補正後のデータ）が代わりに出力されることで変換処理を行なうというものである。

【0104】したがって、高速スキャナ制御ASIC1

35 内部において取り扱う画像データは、1画素8ビット、分解能256ステップ(00HからFFH)のデジタル信号なので、この画像データに対してデータ変換テーブル用に準備するメモリ180としては256ワード(word)*8ビットということになる。

【0105】左右補正回路160は、このような256ワード*8ビットの2ポートRAMであるメモリ180、チップイネーブル発生回路170、バスセレクト回路171、172、173、174、175、176、181、182、183、184、185により構成され、CPU-IF回路177を介して制御される。このメモリ180は、高速スキャナ制御ASIC135内部でのデータ処理によるアクセスモード(データ補正処理)と基本部CPU(外部)311からのアクセスモード(変換テーブル用のデータセット)がモード設定信号(メモリアクセスモード設定信号:DAMにより設定)により切換えられようになっている。

【0106】さらに、左右補正実行選択(左右補正設定信号:LRADJにより設定)も設定できるようになっているため、画像データを左右補正しない状態で次段の処理に流すことも可能となっている(この場合の画像データの経路を破線①にて示す)。また、各種モードの設定については、図示しないモード設定用レジスタが高速スキャナ制御ASIC135内部に準備されており、これらのレジスタは全て基本部CPU(外部)311からの設定変更が可能となっている。

【0107】まず、メモリ180が高速スキャナ制御ASIC135内部でのデータ処理によるアクセスモード(データ補正処理が可能な状態)でかつ左右補正設定信号が補正する場合、メモリ180に高速スキャナ制御ASIC135内部の画像データバスが接続される。

【0108】つまり、前処理システム130においてデジタル化され、2チャンネルで高速スキャナ制御ASIC135に入力される画像データは、まずバス幅変換回路140によって最初に4チャンネル(奇数成分の左データ、奇数成分の右データ、偶数成分の左データ、偶数成分の右データ)に分解され、それぞれの画像データは、並列で4チャンネル同時にシェーディング補正回路141、142、143、144でシェーディング補正処理される。

【0109】このシェーディング補正後の4チャンネルそれぞれの画像データのうち、奇数成分の左右どちらか片チャンネル、例えば右データバス、偶数成分の左右どちらか片チャンネル、例えば右データバスの2チャンネルについて補正用のメモリ180に接続されるようなバスセレクト回路171~175、181~184になっている。すなわち、破線①で示すバスラインがディセプル状態になり、太線実線で示すように、奇数成分の左右どちらか片チャンネル、例えば右データ(左右補正前の画像データ)はメモリ180のポートAのアドレス入

力AAXに接続され、そのデータに対する変換後のデータ(左右補正後の画像データ)はポートAのデータ出力AOXより出力され、偶数成分の左右どちらか片チャンネル、例えば右データ(左右補正前の画像データ)は補正メモリのポートBのアドレス入力BAXに接続され、そのデータに対する変換後のデータ(左右補正後の画像データ)はポートBのデータ出力BOXより出力されることになる。

【0110】つまり、偶数成分、奇数成分のそれぞれ左右どちらか片チャンネル、例えば右データに対してメモリ180によるデータ変換テーブルを用いたデータ操作ができるようになっている。また、これでわかるようにメモリ180によるデータ変換テーブルを用いたデータ操作は、4チャンネルの画像データのうち偶数成分、奇数成分のそれぞれの左右のどちらか片チャンネルについて行なうためのメモリとして2チャンネル分の入出力が必要であり、かつその2チャンネルの画像データは同一のデータ変換テーブルによって並列に処理(メモリアクセス)することを目的とするため、これらの条件を満たす2ポートタイプのメモリを使用している。

【0111】この方式による左右のデータ補正の考え方の大きなポイントのひとつとしては、偶数成分、奇数成分のそれぞれ左右どちらか片チャンネル、例えば左データを基準として考え、それに対するもう一方のチャンネル、例えば左データを基準とした場合は右データを補正メモリによるデータ変換テーブルを用いてデータ操作する。つまり、左右どちらか片チャンネルだけをデータ操作することによりあわせ込んでいくことで、画像濃度に対する左右の画像データのリニアリティ的な偏差を矯正(補正)するということにある。

【0112】次に、この左右補正処理の配置位置の持つ意味について説明する。

【0113】前処理システム130によってデジタル化され、高速スキャナ制御ASIC135において内部処理を施される前の画像データは、画像濃度に対する画像データの各画素毎に生じる濃度勾配的な偏差、つまり照度ムラ、4チャンネル出力CCD34の受光素子毎の感度ばらつき、4チャンネル出力CCD34内部の受光素子S1~S7500、およびCCDアナログシフトレジスタ111~114で発生する暗電流の影響をそれぞれの画素毎に含んだ状態の画像データであり、かつこれに加えて今回の高速対応のための4チャンネル出力CCD34、前処理システム130の構成において生じる固有の偏差である画像濃度に対する左右の画像データ間に生じるリニアリティ的な偏差、つまり4チャンネル出力CCD34、前処理システム130における左右の信号伝達経路(処理経路)が異なることによって生じる回路特性の偏差の影響を含むものである。

【0114】また、この2つの偏差による影響は、画像データへの作用の仕方が異なる。つまり、画像濃度に対

する画像データの各画素毎に生じる濃度勾配的な偏差の影響が画像データの各画素毎に作用するのに対して画像濃度に対する左右の画像データ間（信号伝達経路間（処理経路間））に生じるリニアリティ的な偏差の影響は信号伝達経路毎（処理経路毎）に作用する。

【0115】つまり、ある2つの信号伝達経路（処理経路）A, B（この場合左右）があって、これらの信号伝達経路間（処理経路間）に回路特性的な偏差が生じた場合、例えば信号伝達経路（処理経路）Aを基準として考えれば、もう一方の信号伝達経路（処理経路）Bに回路特性による偏差が作用したことになり、このときこの偏差による影響は信号伝達経路（処理経路）Bにおいて伝達（処理）される画素信号全てに対してある一定量で均一に作用すると考えられる。

【0116】したがって、前処理システム130においてデジタル化された画像データの含むこれらの性格の異なる2つの偏差による影響（画像濃度に対する画像データの各画素毎に生じる濃度勾配的な偏差の影響と画像濃度に対する左右の画像データ間（信号伝達経路間（処理経路間））に生じるリニアリティ的な偏差の影響）は、別々の補正手段により補正すべきものであると考える。

【0117】つまり、画像濃度に対する画像データの各画素毎に生じる濃度勾配的な偏差の影響については、シェーディング補正機能により補正し、画像濃度に対する左右の画像データ間（信号伝達経路間（処理経路間））に生じるリニアリティ的な偏差の影響を本発明である左右補正回路160により補正するという考え方である。

【0118】この考え方方に基づき、高速スキャナ制御ASIC135内部における画像データに対する処理の構成（処理の流れ）として、図6に示すようにまずシェーディング補正回路141～144を配置することにより画像データに対してシェーディング補正を施し、そのシェーディング補正された状態の画像データに対して左右補正回路160を配置することにより左右補正を施す構成をとるものとし、かつこれら2つの補正処理は、画像処理ASIC84によるフィルタリング処理、階調パターン読み出し処理、レンジ補正処理、倍率変換（拡大、縮小）処理、γ補正濃度変換処理、階調処理といった画像処理による一連のデータ加工処理が施されるまえに行われるものである。

【0119】まずシェーディング補正によって各画素毎のばらつき、つまり画像濃度に対する画像データの各画素毎に生じる濃度勾配的な偏差の影響を補正した（つまり正規化（規格化）された）画像データに対して、本発明である左右補正の方式、つまり信号値そのものに対してある値からある値に（この場合取り扱う信号が8ビットのデジタル信号なので00HからFFHの範囲）置き換えるような1つのデータ変換テーブルを、補正を必要とする信号伝達経路（処理経路）において伝達（処理）される画像データを形成する全ての画素信号の信号値に

対して、共通で使用することによって補正することが可能ということである。

【0120】また、これら処理は、4チャンネル出力CCD34、前処理システム130によって生じる2つの偏差の影響を補正するのが目的であるため、当然このあとの画像処理ASIC84によるフィルタリング処理、階調パターン読み出し処理、レンジ補正処理、倍率変換（拡大、縮小）処理、γ補正濃度変換処理、階調処理といった画像処理による一連のデータ加工処理よりまえに施すべき処理であるということである。

【0121】次に、左右補正回路160におけるメモリ180への左右補正テーブルのセット方法について説明する。

【0122】前記においても述べたがメモリ180は、高速スキャナ制御ASIC135内部でのデータ処理によるアクセスモード（データ補正処理）と基本部CPU（外部）311からのアクセスモード（変換テーブル用のデータセット）とがモード設定信号（メモリアクセスモード設定信号：DAMにより設定）により切換えられようになっている。

【0123】したがって、メモリ180が基本部CPU（外部）311からのアクセスモード（基本部CPU311より左右補正テーブル用のデータのセットが可能な状態）の場合、図7に示すように、高速スキャナ制御ASIC135内部のCPU-IF回路177を介してメモリ180には基本部CPU（外部）311からのアドレス、データバスが接続される。つまり、破線②で示すラインがイネーブル状態となるので、このとき、基本部CPU（外部）311は左右の画像データ間に生じた偏差に基づいて生成した左右補正テーブル用の補正データをメモリ180にセット（ライト）する方法である。

【0124】また、基本部CPU（外部）311からメモリ180へのアクセスは、リード／ライト可能なのでメモリ180内のデータを参照することもできるようになっている。

【0125】次に、ラスタ変換回路165について説明する。

【0126】このラスタ変換回路165の機能も、高速デジタル複写機の読み取りスキャナ用として高速対応ラインセンサ、つまり4チャンネル出力CCD34を使用することによって必要となる固有の機能である。ラスタ変換回路165の目的は、画像データの配列操作による整列化、つまり並び換えである。

【0127】ここで、なぜ4チャンネル出力CCD34を使用すると、画像データの並び換えをしなくてはならないのかというところから図8、図9を用いて説明する。

【0128】図8に、従来の2チャンネル出力CCDを用いた場合のデータ配列の流れ、図9に、本発明の4チャンネル出力CCD34を用いた場合のデータ配列の流

れをそれぞれ示す。2チャンネル出力CCDの画素の配列は図8、4チャンネル出力CCDの画素の配列は図9にそれぞれ配列1として示すように、ダミー画素と有効画素により構成される。

【0129】これは、読み取りの対象となる原稿の画像情報は、有効画素により有効画素信号としてCCDより出力されるものであり、これらの有効画素は600dpiに対応のCCDとしては7500画素(S1～S7500)存在する。この有効画素は、配列1に示すように左側をS1として右側へS7500といった具合に順番に配列された状態になっており、この有効画素の配列については従来の2チャンネル出力CCDも本発明の4チャンネル出力CCD34も同様である。つまり、受光素子(S1～S7500)の物理的な配列である。

【0130】図3を用いて説明したように、高速デジタル複写機の場合における原稿画像の読み込みは、原稿面に直接光をあてて、その反射光をミラー26、30、31、結像レンズ32を用いて4チャンネル出力CCD34まで導き、4チャンネル出力CCD34によってこの光画像データつまり画像情報を光電変換することによってまずそれぞれの受光素子毎、つまり有効画素毎に電荷信号に置き換えられ、この信号が有効画素信号として4チャンネル出力CCD34より出力される。また、この読み取り光学系の構造としては、原稿の左右と4チャンネル出力CCD34の左右が対応するような構造、つまりCCDによって読み取られる方向、つまり、主走査方向における原稿の左右は配列1に示す4チャンネル出力CCD34の有効画素の左右の配列と対応するようになっている。

【0131】したがって画像処理ASIC84によるフィルタリング処理、階調パターン読み出し処理、レンジ補正処理、倍率変換(拡大、縮小)処理、γ補正濃度変換処理、階調処理といった画像処理による一連のデータ加工処理のアルゴリズムの根本的な概念として、画像処理ASIC84に入力される画像データのデータ配列

(主走査方向に対する1ライン分の画素単位のデータ配列)、つまり主走査方向におけるライン毎の画像情報としての画像データは、4チャンネル出力CCD34の画素配列、つまり配列1に示す配列と同じ、またはそれと同等の整列化された状態の配列であることが前提となっている。

【0132】つまり、画像処理ASIC84による一連のデータ加工処理におけるそれぞれのデータ操作のアルゴリズムは配列1と同じ、またはそれと同等の整列化された状態のデータ配列で入力されてくる画像データに対して成立するものである。

【0133】従来の方式、つまり2チャンネル出力CCDを使用した場合のシステムにおいては、図8に示すようにCCDの画素配列とスキャナ制御ASICより画像処理ASICに出力される画像データの配列、つまり配

列1と配列3はイコールとなっている。

【0134】つまり、従来の2チャンネル出力CCDを使用した場合のシステムにおいては、まずCCDより出力される信号はCCDにおける画素配列、つまり配列1に対して偶数成分、奇数成分にて2チャンネルに分割して配列2に示すように、出力端子OS1として奇数画素による有効画素信号を左側の有効画素S1をスタート方向をして、以降、順番にS3、S5、…、S749

5、S7497、S7499(エンド方向としての最右側の有効画素)といった具合に出力し、出力端子OS2として偶数画素による有効画素信号を左側の有効画素S2をスタート方向をして以降順番にS4、S6、…、S7496、S7498、S7500(エンド方向としての最右側の有効画素)といった具合に出力され、この配列のまま2チャンネルでスキャナ制御ASICに入力される。

【0135】入力された2チャンネルの画像データはまずスキャナ制御ASIC内部において1チャンネルに合成(マルチプレクス)される。つまり、画像データは配列3に示す状態になり、この状態でスキャナ制御ASIC内部での処理、つまり配列3に示すようなデータ配列の画像データは、シェーディング補正処理が施され、ビット反転されたあとAIDTXとしてそのまま画像処理ASICへと受け渡されるようになっているため、配列1から配列3までの間ににおいてはデータ操作による整列化つまり並び換えのための処理をとくに必要としないことがわかる。

【0136】これに対して図9に示す本発明の4チャンネル出力CCD34を用いた高速対応システムの場合、まず4チャンネル出力CCD34より出力される信号は、4チャンネル出力CCD34における画素配列、つまり配列1に対して偶数成分、奇数成分とここまで2チャンネル出力CCDと同じだが、これをさらに4チャンネル出力CCD34の中央を境にしてそれぞれ左右に分割して配列2に示すように出力端子OS1として奇数画素による有効画素信号を左側の有効画素S1をスタート方向をして、以降順番にS3、S5、…、S3745、S3747、S3749(エンド方向としての中央の有効画素)といった具合に出力する。

【0137】同様に、出力端子OS2として偶数画素による有効画素信号を左側の有効画素S2をスタート方向をして、以降順番にS4、S6、…、S3746、S3748、S3750(エンド方向としての中央の有効画素)といった具合に出力する。

【0138】同様に、出力端子OS3として奇数画素による有効画素信号を右側の有効画素S7499をスタート方向をして、以降順番にS7497、S7495、…、S3755、S3753、S3751(エンド方向としての中央の有効画素)といった具合に出力する。

【0139】同様に、出力端子OS4として偶数画素に

よる有効画素信号を右側の有効画素S7500をスタート方向をして、以降順番にS7498、S7496、…、S3756、S3754、S3752（エンド方向としての中央の有効画素）といった具合に出力する。

【0140】これら4チャンネルの信号は、前処理システム130においてアンプ131、132内部でそれぞれ奇数成分の左右、つまり出力端子OS1と出力端子OS3を1チャンネルに合成、偶数成分の左右、つまり出力端子OS2と出力端子OS4を1チャンネルに合成し、この状態で偶数成分、奇数成分として2チャンネルで高速スキャナASIC135に入力される。

【0141】入力された2チャンネルの画像データは、まず高速スキャナASIC135内部において図6に示すようにバス幅変換回路140の処理によって、再度画像データの配列が配列2と同じ状態の4チャンネルに分解される。

【0142】この状態で4チャンネルそれぞれに対して、高速スキャナASIC135内部での処理、つまり配列2に示すデータ配列の4チャンネルそれぞれの画像データに対して並列で同時にシェーディング補正回路141～144によるシェーディング補正処理、左右補正回路160による左右補正処理が施され、それぞれビット反転回路161～164によるビット反転した状態でこれら4チャンネルの画像データがラスタ変換回路165によって画像データの配列操作による整列化、つまり並び換え処理を行なうことによって配列3に示す状態にして、つまり配列2の状態を配列3の状態に変換してAIDTAX、AIDTBX、AIDTCX、AIDTDXの4チャンネル構成の画像データとして画像処理ASIC84へと受け渡すといった構成をとる。

【0143】まずここで、画像処理ASIC84に受け渡す画像データが従来の1チャンネルに対して4チャンネル構成になっている理由だが、これは高速デジタル複写機の場合、当然、画像処理速度に対しても高速化が要求される。したがって4チャンネル出力CCD34からの1ライン分の画像データを1チャンネルで処理した場合、画素あたりのデータ転送レート、つまり処理速度が非常に高速になってしまふためハード的な処理に対する各種マージン不足が生じることになる。

【0144】したがってこれを解消するために1ライン分の画像データを4チャンネルに分解し、それぞれを同時に並列処理することで対応する方式をとっている。つまり、4チャンネルで並列処理することにより、画素あたりのデータ転送レートつまり処理速度を1/4にする。例えば、1チャンネルで80M処理の場合、1チャンネルあたり20M処理の4チャンネル並列処理で、取り扱う情報量としては同じとなる。

【0145】したがって、4チャンネル出力CCD34を用いた高速対応システムの場合、配列3としてのデータ出力構成が4チャンネルとなるため、従来の2チャン

ネル出力CCDを用いたシステムのように配列1と配列3とのデータ配列の関係を全くのイコールにできなくなる。

【0146】また、配列2の状態で内部処理を施された画像データをそのまま画像処理ASIC84に受け渡さず、本発明であるラスタ変換回路165によって、配列3の状態に変換してから受け渡す理由としては前記でも説明したように画像処理ASIC84による一連のデータ加工処理におけるそれぞれのデータ操作のアルゴリズムは配列1と同じ、またはそれと同等の整列化された状態のデータ配列で入力されてくる画像データに対して成立するという条件に基づいている。

【0147】つまり、配列2は、画像処理ASIC84による一連のデータ加工処理に対して不適切なデータ配列ということであり、配列3を配列1と同等の整列化された状態のデータ配列と定義するということである。したがって、4チャンネル出力CCD34を用いた高速対応システムの場合、配列1に対して配列2を配列3に並び換えることをラスタ変換回路165におけるデータ操作による整列化つまり並び換え処理の定義とし、あらかじめ高速スキャナ制御ASIC135と画像処理ASIC84間のインターフェース仕様として取り決めるものとする。

【0148】このようにして1ライン分の画像データは、ラスタ変換回路165によって、図示しない専用のラインメモリに対してデータライト処理→データリード処理を行うことによって画素データの配列は操作され、図9に示す（配列2）を（配列3）の状態に並び換えられることになる。

【0149】また、この図示しない専用のラインメモリを2本準備することで、上記処理をラインメモリ間にて交互に行い、画像データをライン単位で連続的に処理することが可能となる。

【0150】このようにして、4チャンネル出力CCD34により出力された画像信号は、画像処理による一連のデータ加工処理を行うのに適切なデータ配列に変換される。すなわち、整列化された画像データとして、高速スキャナ制御ASIC135より画像処理ASIC84へと受け渡される。

【0151】次に、本発明の左右補正回路160の補正方法を図6を参照して説明する。

【0152】ここでは、高速スキャナ制御ASIC135内から出力された4画素単位の転送を次段の画像処理ASIC84で1画素単位の転送に変換して処理をする。この高速スキャナ制御ASIC135内で4チャンネル（左右、奇数/偶数）でのシェーディング補正処理後にスキャナ部4の左右のCCD特性ばらつきを補正するために左右補正回路160をもっている。

【0153】また、この左右補正回路160は、入出力特性を変換する256データの変換が可能なテーブル構

成である。また、この左右補正回路160は、補正テーブル構成の代わりにオフセット設定可能な加算・減算器で構成しても良い。これらのテーブルやオフセットの構成は、基本部システムバス312により接続されていて基本部CPU311からのアクセスにより設定可能な構成である。

【0154】高速スキャナ制御ASIC135の後段に位置する画像処理ASIC84で、フィルタリング処理、階調パターン読み出し処理、レンジ補正処理、倍率変換処理、 γ 補正濃度変換処理、階調処理の順で処理される。

【0155】フィルタリング処理は、モアレ等を抑制するローパスフィルタ（以下、LPFと記述する）と文字のエッジ等を強調するハイパスフィルタ（以下、HPFと記述する）の処理で構成されている。

【0156】階調パターン読み出し処理は、プリンタ部6からのテストパターンを読み取り、システム全体のばらつき補正や今回の左右特性補正処理のために用いるブロックであり、副走査方向に階調データが変化する原稿をもとに、各階調の画像データを読み出し平均化する回路部と、各階調毎の読み出した平均値を保存する各階調データレジスタとをもっている。

【0157】レンジ補正処理は、原稿に最適になるよう濃度再現に画像データのレンジ幅を広げる処理である。

【0158】倍率変換処理は、原稿サイズと出力サイズを変更させるために、主走査方向の画像データの拡大処理と縮小処理を行う。

【0159】 γ 補正濃度変換処理は、プリンタ部6の再現特性のばらつき補正や各画質モードの画像再現を補正する。この γ 補正濃度変換処理は、変換テーブル構成となっていて、基本部システムバス312と接続され、基本部CPU311のアクセスにより設定変更が可能な構成となっている。

【0160】階調処理は、プリンタ部6の濃度再現可能な階調レベルに合わせて、擬似的な中間調レベルを実現させる処理であり、文字再現と中間調再現とを両立させている誤差拡散処理や、安定した中間調再現をするディザ処理などを用いているのが一般的である。

【0161】また、フィルタリング処理の後に階調パターン読み出し処理を位置させていることは、前段からのデータ中に混入しているノイズ周波数成分をカットした後に読み出しを可能とする構成としている。

【0162】階調パターン読み出し処理について詳細に説明する。

【0163】図10に示す階調パターン原稿の画像データにおいて、このブロックは大きく分けて、階調パターン頭出し部（Aモード）、階調データスキップ1部（Bモード）、階調データ算出部（Cモード）、階調データスキップ2部（Dモード）になっている。また、レジス

タには、サンプリング開始（SMPST）からサンプリング終了（SMPED）のサンプリング領域を設定する。

【0164】次に、このような構成において各ブロックの読み出し動作を図11～図14のフローチャートを参照して説明する。

【0165】まず、階調パターン頭出し部（Aモード）の階調パターンの先頭位置を検出する部分について、図11のフローチャートを参照して動作を説明する。

10 【0166】まず、基本部CPU311からのアクセスによってレジスタ（SMPST、SMPED）に主走査方向のサンプリング領域を設定する。但し、主走査方向のサンプリング画素数は回路構成を少なくするために2のべき乗となっている。続いて、基本部CPU311からのレジスタ設定により、階調パターン読み出し処理の動作が有効なのか（ST1:GAM[0]=1）と、階調パターン頭出し動作切り換え（GAM[1]）が「0」かとをチェックする（ST4）。

【0167】ステップST1で階調パターン読み出し処理の動作が有効でない場合は、調整モードを行わず、ステップST4で階調パターン頭出し動作切り換えが「0」でなければBモードへ移行する（ST5）。

20 【0168】続いて、副走査方向の頭出し無効ライン数HIRSTと副走査ラインカウンタHLINとを比較し無効ラインまでスキップする（ST6、7）。その後、1ライン毎の主走査サンプリング領域の画素データを加算し、ビットシフトにより平均値を求める（ST8）。この平均値を階調パターン頭出し用データ閾値THR1と比較し（ST9）、小さい場合はラインカウンタ（YLIN）をクリア（0に戻す）して次のラインへ移り（ST10）、大きい場合に先頭と判断してラインカウンタ（YLIN）をカウントアップする（ST11）。

【0169】続いて、頭出し部の連続性を判断するため連続したライン数（YLIN）と連続性ライン数閾値THR2とを比較し（ST12）、THR2より連続している濃度部の場合に先頭の階調の頭出しを完了してBモードへ移行する（ST13）。

30 【0170】次に、階調データスキップ1部（Bモード）について、図12のフローチャートを参照して動作を説明する。このモードは、次の階調データ算出部（Cモード）までの副走査ライン数をスキップするための処理である。

40 【0171】上述したAモードから移行して（ST20）、ライン毎にラインカウンタ（YLIN）をカウントアップし（ST21）、頭出しが終了したライン数（YLIN）を階調パターンスキップ用ライン閾値（THR3）1と比較し（ST22）、階調パターンスキップ用ライン閾値（THR3）1より大きくなったらラインカウンタ（YLIN）をクリア（0に戻す）にして

(ST 23)、Cモードへ移行する (ST 24)。

【0172】次に、階調データ算出部 (Cモード) について、図13のフローチャートを参照して動作を説明する。

【0173】このモードは、各階調データの指定した主走査方向のサンプリング幅と、指定した副走査ライン数該当するサンプリング領域中の画像データを加算し (ST 31、32)、ラインカウンタ (YLIN) をカウントアップし (ST 33)、ビットシフトにより平均値を求める (ST 34)。なお、主走査方向のサンプリング幅は、頭出し部で用いたものと同様に、基本部CPU311からのアクセスによるレジスタ (SMPST, SMPED) によって主走査方向のサンプリング幅を設定する。また、副走査方向のライン数は階調データ算出用ライン閾値 (THR 4) 2で設定する (ST 31)。

【0174】各階調毎の読み出した平均値を保存する各階調データレジスタに保存する (ST 34)。各階調データレジスタ階調用カウンタ KCON で管理し、レジスタに保存したらカウントアップする (ST 35)。

【0175】階調用カウンタ KCON の値と原稿の階調パターンの変化数を設定する階調パターン数カウンタ閾値 THR 5 とを比較し (ST 36)、階調パターン数カウンタ閾値 THR 5 以上になるまで次のDモード処理に移行し (ST 37)、また、階調データ算出部 (Cモード) が繰り返される。

【0176】但し、階調パターン数カウンタ閾値 THR 5 以上になった場合 (ST 36)、終了フラグを立たせ (ST 38)、階調パターン読み出し処理が終了する。

【0177】ここで、各階調毎の読み出した平均値を保存する各階調データレジスタの値を基本部CPU311から読み出して、計算処理として使用する (ST 39)。

【0178】次に、階調データスキップ2部 (Dモード) について、図14のフローチャートを参照して動作を説明する。

【0179】このモードは、階調データ算出部 (Cモード) 終了ラインから、次の階調データ算出部 (Cモード) 開始までの副走査ライン数をスキップするための処理である。

【0180】まず、階調データ算出部 (Cモード) 終了ラインから (ST 40)、ライン数 (YLIN) を0にクリアし (ST 41)、ライン毎にラインカウンタ (YLIN) をカウントアップし (ST 42)、このライン数 (YLIN) と階調パターンスキップ用ライン閾値 THR 6 とを比較し (ST 43)、ライン数 (YLIN) が階調パターンスキップ用ライン閾値 THR 6 より大きくなったらライン数 (YLIN) を「0」にクリアし (ST 44)、次のCモードへ移行する (ST 45)。

【0181】今回の左右補正回路 160 は基本となる基準情報を読み取り、左右のCCD特性の差を補正するも

のである。今回の場合は、基準原稿となる副走査方向に濃度変化する階調パターンを用意して、画像処理ASIC84の階調パターン読み出し処理でスキャナ部4の左右のばらつき情報を読み出す。この左右ばらつき情報を元に基本部CPU311で計算処理をさせた後、メモリ180の左右補正テーブルに補正值をセットし、通常の複写時に左右補正機能を適用するものである。

【0182】ここで、画像処理ASIC84の階調パターン読み出し処理動作の一例について説明をする。

【0183】原稿載置台12上にあらかじめ準備してある基準となる階調パターン原稿を置き (ここでは濃い濃度部分を読み出し先頭ライン側にしておく)、図10における4チャンネル出力CCD34の左側に相当する左側サンプリング位置について、各階調濃度の平均値データをとるための階調パターン読み出し処理の設定をして、スキャナ部4の画像データ読み込み動作をさせる。

【0184】この場合、処理ブロック中の前段にあるフィルタリング処理では画像データがスルーして出力する設定として、スキャナ部4からの生画像データが読み出せる設定としておく。読み込みが終了した後、上記で説明した画像処理ASIC84の階調パターン読み出し処理の終了フラグが立っていることを確認して、各階調濃度に対応する各階調毎に読み出した平均値を保存する各階調データレジスタの値を基本部CPU311のアクセスにより読み出し、データ保持する。

【0185】続いて、図10における4チャンネル出力CCD34の右側に相当する右側サンプリング位置について、各階調濃度の平均値データとための階調パターン読み出し処理の設定をして、スキャナ部4の画像データ読み込み動作をさせる。

【0186】この場合も、処理ブロック中の前段にあるフィルタリング処理では画像データがスルーして出力する設定として、スキャナ部4からの生画像データが読み出せる設定としておく。読み込みが終了した後、上記で説明した画像処理ASIC84の階調パターン読み出し処理の終了フラグが立っていることを確認して、各階調濃度に対応する各階調毎に読み出した平均値を保存する各階調データレジスタの値を基本部CPU311のアクセスにより読み出し、データ保持する。

【0187】これにより、左右別々の各階調データの平均値を基本部CPU311に取り出したことになる。

【0188】この左右の各階調データの平均値の差を計算処理により補正する。読み取った4チャンネル出力CCD34の右側に相当する階調データを、先に読み出した4チャンネル出力CCD34の左側に相当する階調データと比較し、CCDの左側の階調データを基準として、各データの濃度差により補正処理計算をし、補正データを計算する。この補正データを左右補正回路160におけるメモリ180の左右補正テーブルに基本部CPU311より値を設定する。この一連の処理を自動に行

うものとする。

【0189】ここで補正データの計算処理について説明する。

【0190】読み取った左右それぞれの各階調データ（ここでは33階調とする）を、最小2乗法などを用いて補間処理を行って256段階（8ビットでの最小分解能）にすることにより、各画像データごとの左右画像データのスキャナ部4の濃度差を細かく補正することが可能となる。ここでは、左側の画像データを基準として、右側の画像データを左側の特性になるように補正するものである。

【0191】左側基準の左右補正回路169で補正した例を図15に示す。

【0192】図15の（a）が処理後の左右特性が補正により同一となる結果である。また、図15の（b）は、図15の（a）のように補正するため、メモリ180の左右補正テーブルにセットする左右の読み取り差のデータである。また、このメモリ180の左右補正テーブルの値は、マシン調整値として図示しないNVRAMなどに保存しておき、コピー動作時前にメモリ180の左右補正テーブルへ設定するものとする。また、ここまで差の小さな左右補正の調整を要求されない製品の場合は、ノウハウなどにより求まっている誤差範囲に収まるように左右補正を行うことも考えられるので、左右の階調データから、平均誤差・最小誤差・最大誤差などの計算処理により、片側のオフセットで対応することも対応が可能である。

【0193】このオフセットのみで左右補正回路160で補正した例を図16に示す。

【0194】図16の（a）が処理後の左右特性がオフセット補正により左側のCCD特性に近づいた結果である。また、図16の（b）は、図16の（a）に示す特性に近づけるため、メモリ180の左右補正テーブルにセットする左右の読み取り差の平均誤差によるオフセットのデータである。

【0195】また、今回の実施例とは別に左右の画素データだけでなく、複数に分割されたCCD特性データを補正するメモリ180の左右補正テーブルを用意して階調特性を補正する方法にも拡張対応が可能である。この場合には、読み取った階調データ（ここでは33階調とする）を256階調として、最小2乗などを用いて補間処理を行ったあと、スキャナ部4からの出力をリニアにすることで、各画像データの近似補正曲線（指数関数や10g関数など）を用いて補正することができる。また、補正特性をテーブルでもつことにより、プリンタ部6側の補正テーブルと一緒に補正することにも拡張することが可能である。

【0196】以上説明したように上記発明の実施の形態によれば、高速化対応として4チャンネル出力CCDを用いて前処理システムを構成したことによる主走査方向

の左右でセンサ特性が異なったデバイスを用いた場合でも、本発明の画像データの左右補正回路を用いて自動調整の補正を実施することにより、CCDデバイスの違いによる左右のCCD特性の差のばらつきが無くなり、機体間の左右濃度差のない安定した画像濃度再現が可能となる。

【0197】

【発明の効果】以上詳述したようにこの発明によれば、4チャンネル出力CCDを用いた際、補正の調整を明確にした左右補正回路を用いて補正を行い、CCDデバイスの違いによる左右のCCD特性の差のばらつきを無くし、機体間の左右の濃度差のない安定した画像濃度を再現することのできる画像情報処理装置と画像情報処理方法と画像形成装置を提供することができる。

【図面の簡単な説明】

【図1】この発明の画像形成装置に係るデジタル複写機の内部構造を示す断面図。

【図2】デジタル複写機の制御システムを示すブロック図。

【図3】図1で示したデジタル複写機の概略構成を示す図。

【図4】4チャンネル出力CCDの構成を示す図。

【図5】前処理システムと高速スキャナ制御ASICの構成を示す図。

【図6】高速スキャナ制御ASICの構成を示すブロック図。

【図7】左右補正回路の構成を示す図。

【図8】従来の2チャンネル出力CCDを用いた場合のデータ配列の流れを示す図。

【図9】4チャンネル出力CCDを用いた場合のデータ配列の流れを示す図。

【図10】階調パターン原稿の画像データを示す図。

【図11】各ブロックの読み出し動作を説明するためのフローチャート。

【図12】各ブロックの読み出し動作を説明するためのフローチャート。

【図13】各ブロックの読み出し動作を説明するためのフローチャート。

【図14】各ブロックの読み出し動作を説明するためのフローチャート。

【図15】左側基準の左右補正回路で補正した例を示す図。

【図16】オフセットのみで左右補正回路で補正した例を示す図。

【図17】従来の2チャンネル出力CCDを示す図。

【図18】従来の前処理システムとスキャナ制御用ASICを説明するための図。

【符号の説明】

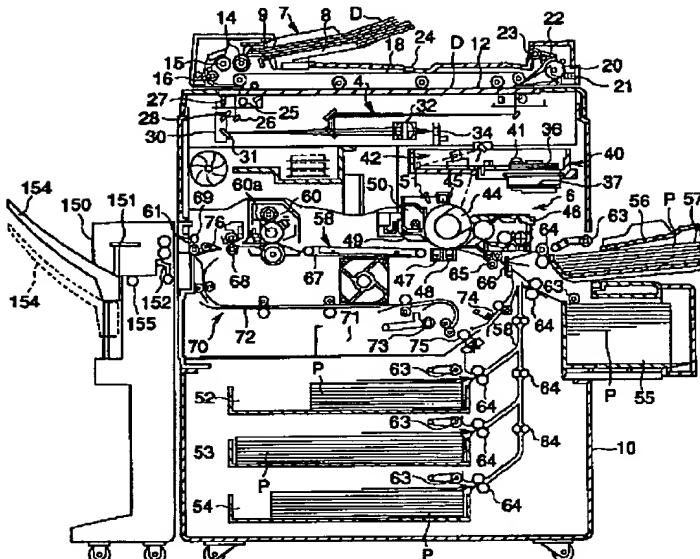
4…スキャナ部

5…画像処理部

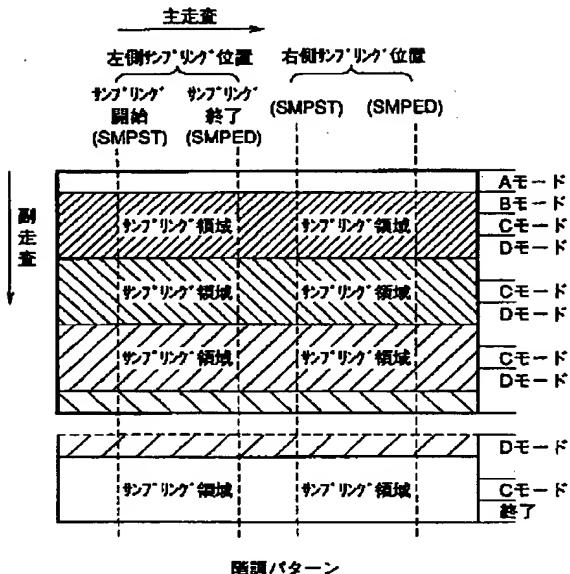
6…プリンタ部
3 4…4チャンネル出力 C C D
8 4…画像処理 A S I C
1 3 0…前処理システム

135…高速スキャナ制御ASIC
160…左右補正回路
180…メモリ
311…基本部CPU

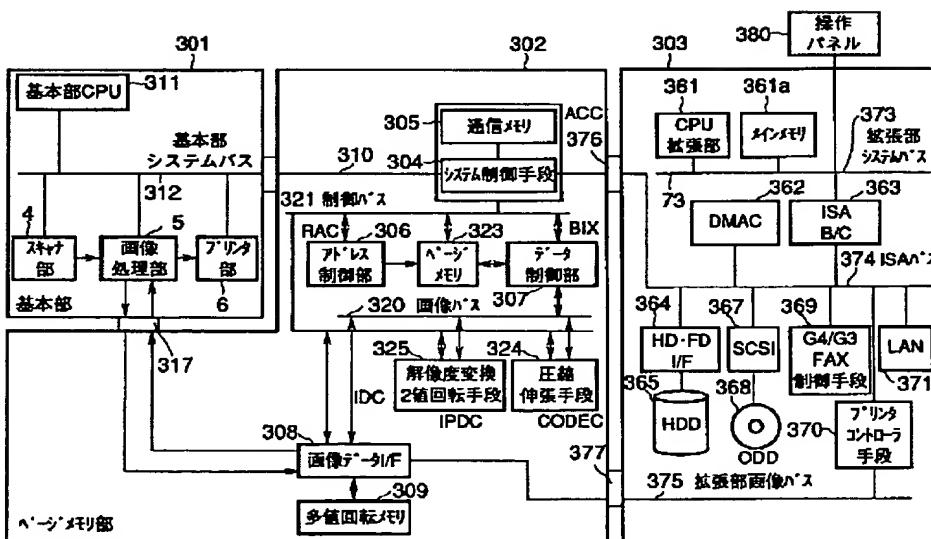
【図 1】



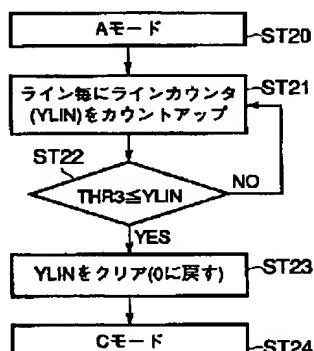
[図 10]



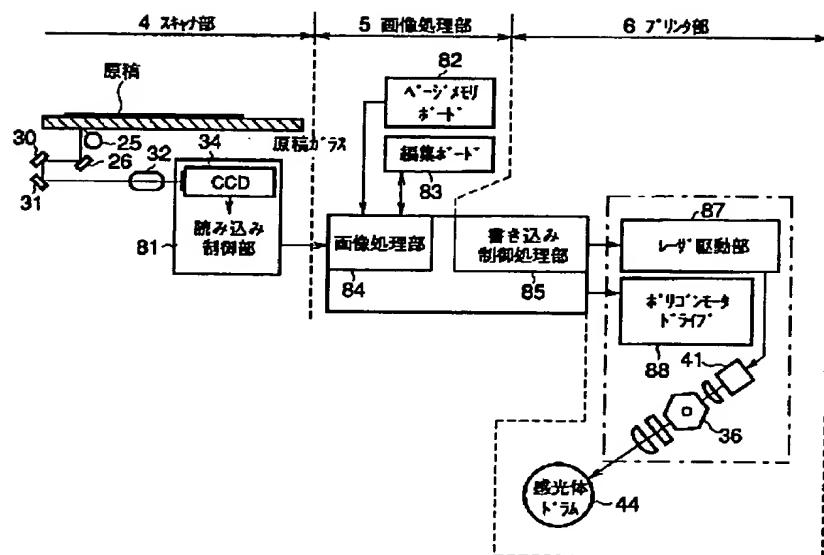
[図2]



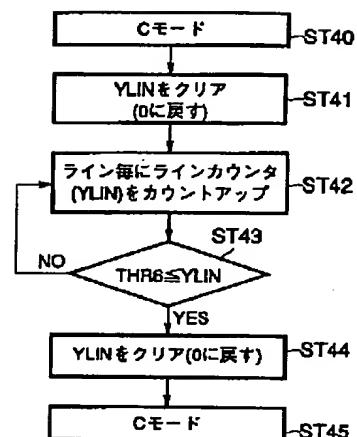
〔図12〕



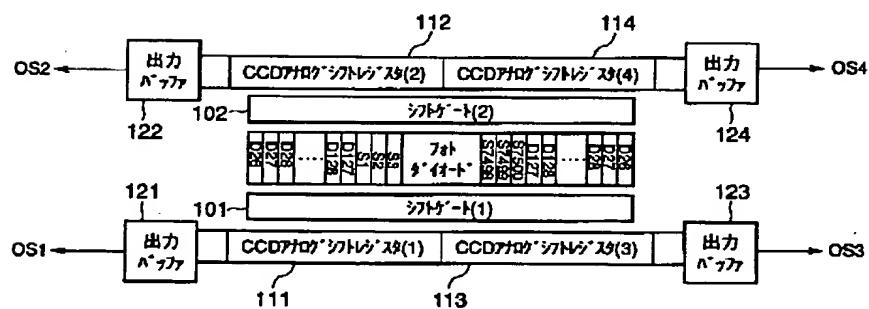
【図 3】



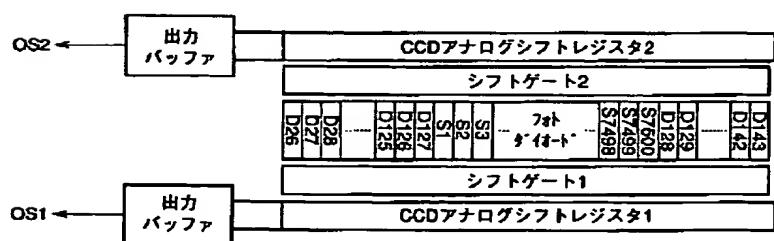
【図 14】



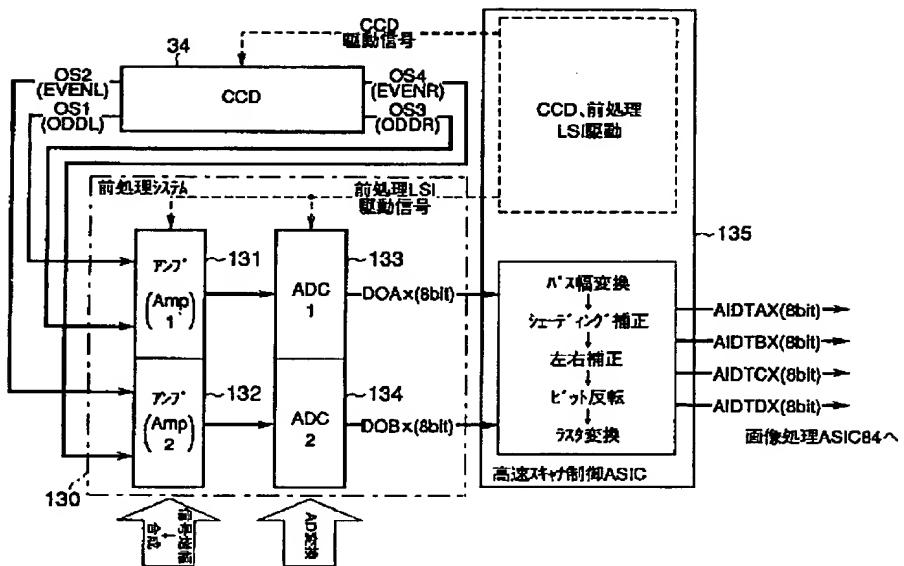
【図 4】



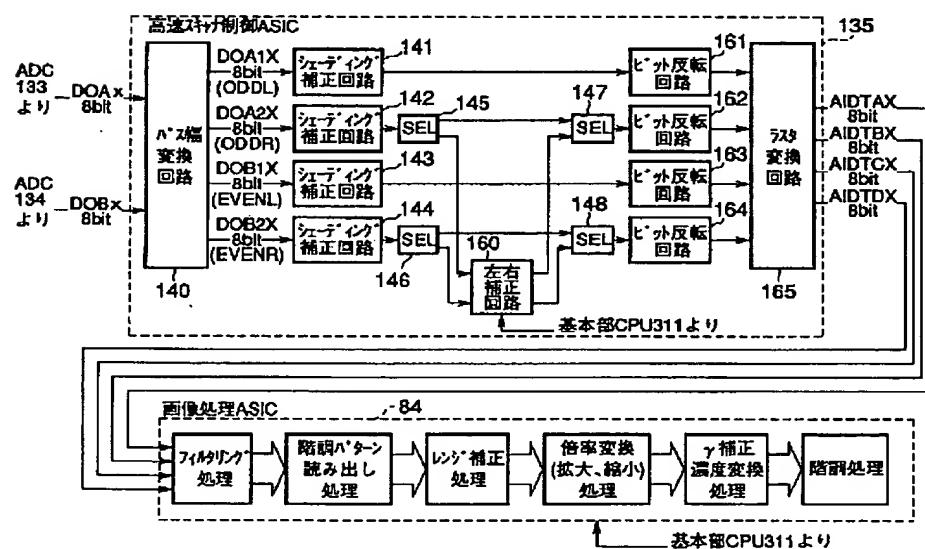
【図 17】



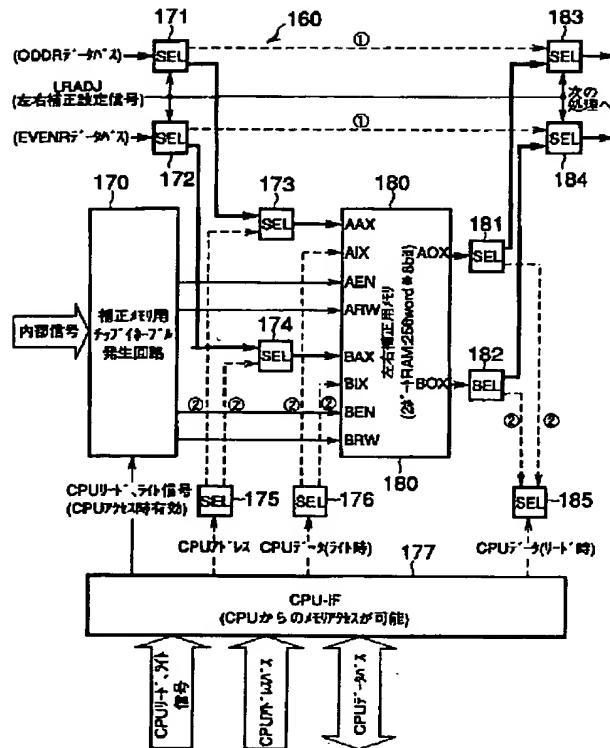
【図 5】



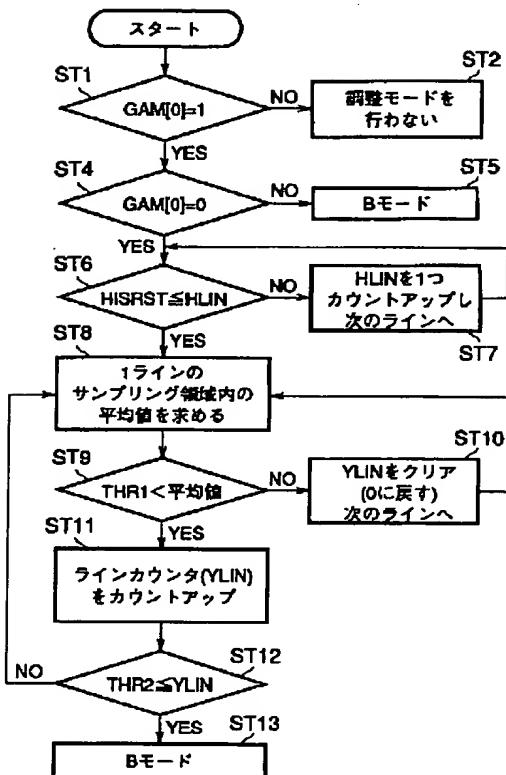
【図 6】



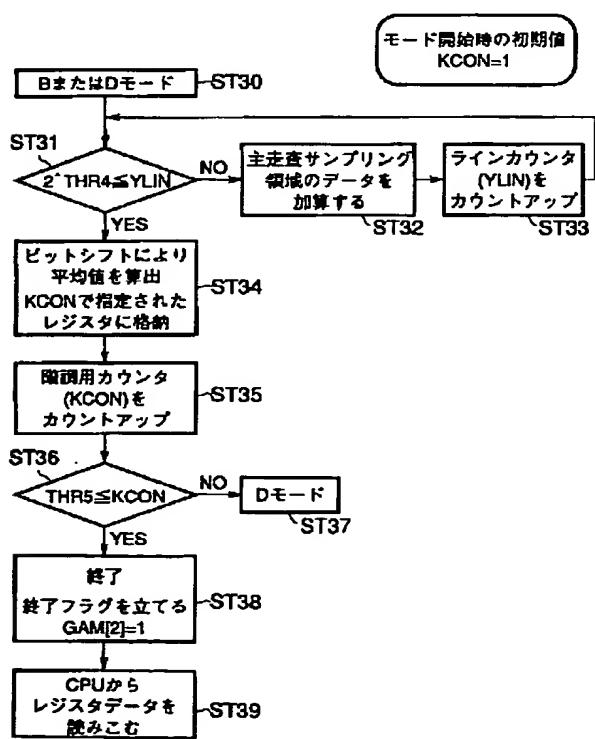
【図 7】



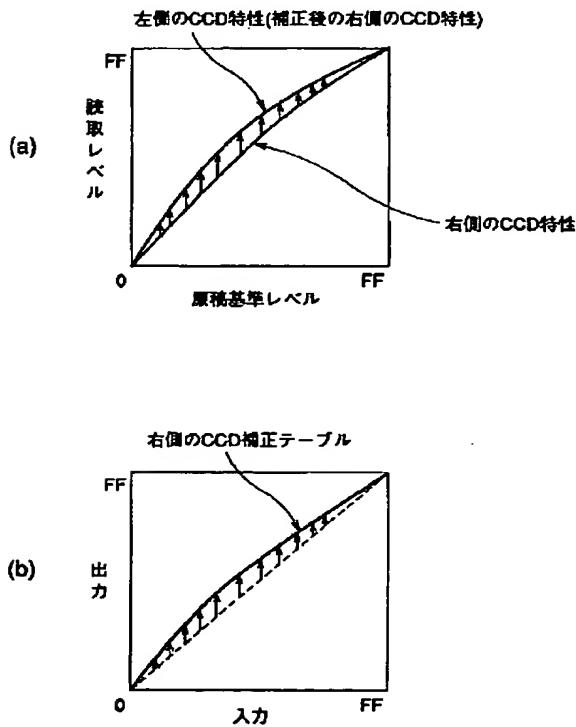
【図 11】



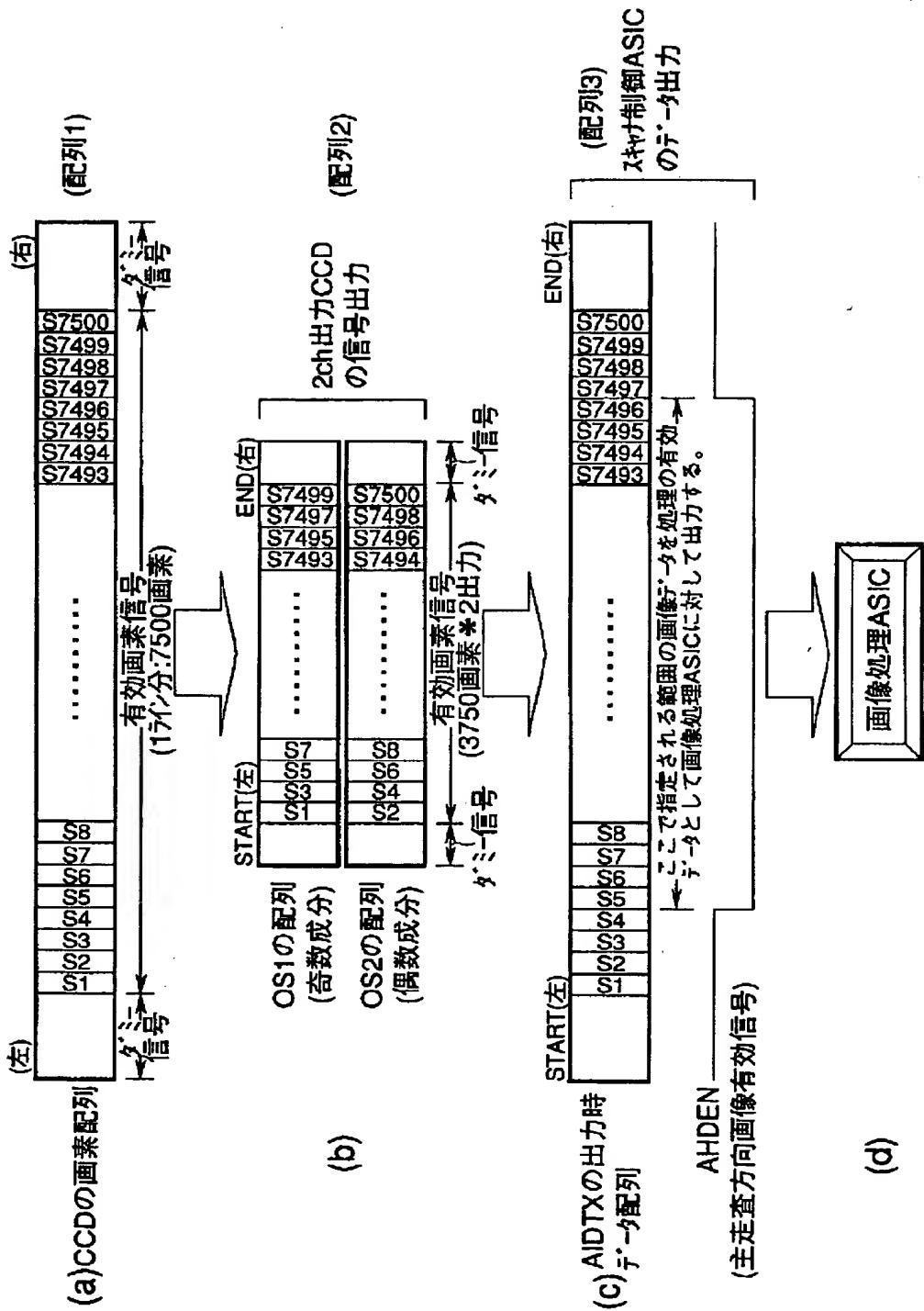
【図 13】



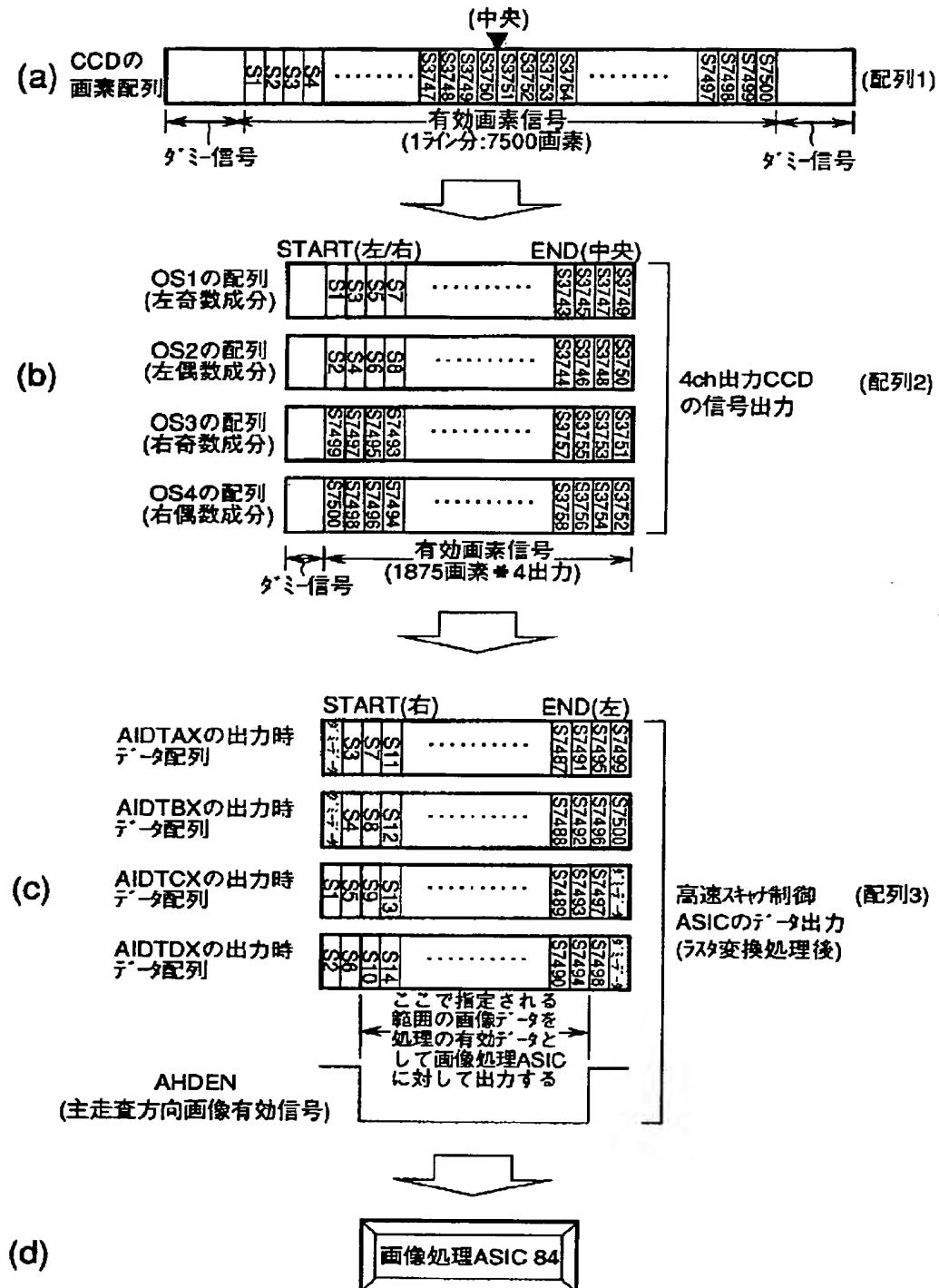
【図 15】



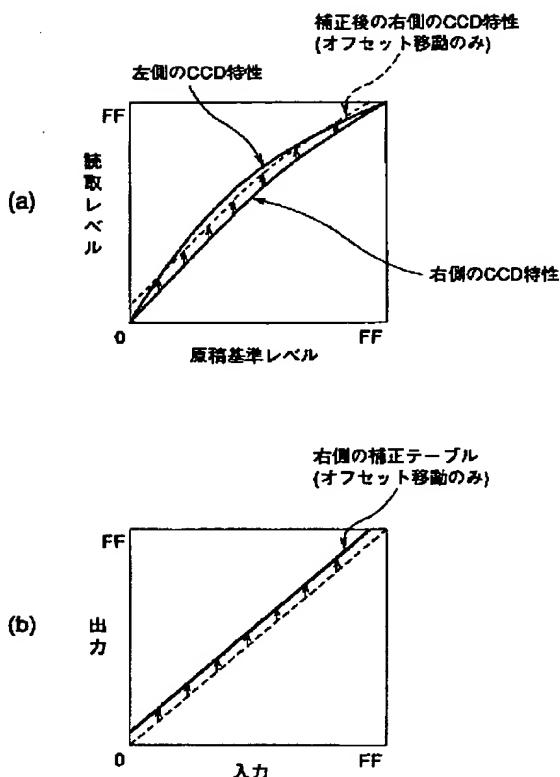
【図8】



【図9】



【図16】



【図18】

